

Tutoriales

Introducción a los Sist. Embebidos – Coordinador: Juan Cruz (UTN-FRBA/FIUBA)

Introducción general a los Sistemas Embebidos - Juan Cruz (UTN-FRBA/FIUBA), Gerardo Sager (UNLP)
Miércoles 14 de agosto, 9:00 a 10:30 Hs, Aula 202 y Aula 203, 2do piso.
Este tutorial está orientado a quienes se acerquen por primera vez a los sistemas embebidos y al SASE.

ARMando el rompecabezas de 32 bits, Ing. Sergio Caprile (Cika Electrónica)
Miércoles 14 de agosto, 10:50 a 12:20 Hs, Aula 202, 2do piso.

"Una piedra de Rosetta para entender las arquitecturas ARM de 32-bits, más allá del marketing". Explicación de las arquitecturas ARM de 32-bits y la terminología asociada.

Orbcomm: Sistemas Satelitales para soluciones M2M, Ing. Mauro Micheletti (ORBCOMM, Electrocomponentes)
Miércoles 14 de agosto, 10:50 a 12:20Hs, Aula 303, 3er piso.

ARM Architecture Fundamentals*,

Miércoles 14 de agosto, 10:50 a 12:20Hs, Aula 319, 3er piso.

This tutorial covers the company business model and industry, the technical basics of the ARM low-power processor architecture, including the programmer's model, instruction sets, power issues, pipelining, the AMBA bus, and development tools.

Arquitectura y Programación de PIC18F, Prof. Andrés Raúl Burno Saravia (Elemon)

Miércoles 14 de agosto, 10:50 a 12:20Hs + 13:50 a 15:20Hs + 15:40 a 17:10Hs, Aula 203, 2do piso.

Arquitectura del Nucleo. Memoria de Programa y de Datos. Set de Instrucciones. Interrupciones. Características y Fusibles de Configuración. MPLABX y el compilador XC8. Creación de un Proyecto. Simulación con PROTEUS. Puertos de Entrada/Salida y su control en Lenguaje C ejemplo. Timers y su control en Lenguaje C ejemplo. El convertor A/D y su control en Lenguaje C. La USART y su control en Lenguaje C. Conclusiones

Sistemas Distribuidos, Ing. Walter Abad (Arrow)

Miércoles 14 de agosto, 13:50 a 15:20Hs, Aula 303, 3er piso.

Sistemas Distribuidos enfocados a las comunicaciones M2M, analizando conceptos a tener en cuenta, cuales son los principales proveedores, las tecnologías y las aplicaciones que intervienen en este nuevo mercado

Digi: Conectividad Wifi con modulos XBee, Ing. Paolo Chiarlone (Digi International)

Miércoles 14 de agosto, 13:50 a 15:20Hs, Aula 202, 2do piso.

The ARM Processor Roadmap, from Cortex-M0 to Multicore Cortex-A57 *,

Miércoles 14 de agosto, 13:50 a 15:20Hs, Aula 319, 3er piso.

Confused by the large number of ARM® processors? What is an ARM7™ compared to the Cortex™-M3? How does the Cortex-M4 fit in ? ...and why don't ARM processors need heatsinks? What features are attracting everybody to ARM? The number of ARM 32 bit processors available is quite extensive. Ranging from the 12,000 gate Cortex-M0 to the multi-core Cortex-A56, ARM has a processor for every need. With the recently announced 64 bit processors and the newest release, Cortex-A12, ARM heads into new territory. Which cores can run Linux, Android, Windows and other operating systems and where each processor can be obtained will be discussed. The relationship between ARM processor names and their architectures will be explained plus the big.LITTLE concept and plenty more. At the end of this seminar, you will have a good understanding of ARM processors and how they relate to each other and the marketplace.

"e-Basic", un módulo para iniciarse en el mundo de la microcomputación, Ing. Daniel Di Lella (Arrow, Edudevices)

Miércoles 14 de agosto, 15:40 a 17:10Hs, Aula 303, 3er piso.

La performance de los MCUs actuales permiten utilizar RTOS y lenguajes embebidos con buenas prestaciones finales, un módulo con lenguaje BASIC e interprete on-line embebido como el "e-Basic" facilita el aprendizaje de estudiantes de los primeros años de instituciones técnicas con pocos conocimientos previos, motivandolos a realizar aplicaciones de mediana complejidad de una forma rápida y sencilla para luego abordar MCUs más complejos.

Digi: ConnectCard i.MX28. ARM9, Ing. Paolo Chiarlone (Digi International)

Miércoles 14 de agosto, 15:40 a 17:10Hs, Aula 202, 2do piso.

Fácil de integración en nuestro sistema embebido

Introducción a los Sist. Embebidos (Continuación)

The ARM University Program – Preparing Today’s Students for Tomorrow’s Digital World*, Joe Bungo (ARM)

Miércoles 14 de agosto, 15:40 a 17:10Hs, Aula 319, 3er piso.

The ARM University Program enables educational use of ARM technology. University courses and labs, student projects, and academic research in embedded systems, microprocessors/controllers, mechatronics, SoC design, computer architecture, and other areas all benefit from using ARM. The program provides a variety of teaching materials, hardware platforms, software development tools, IP, and other resources for educators, students, and researchers. This tutorial also describes ARM’s business model and its place in the microprocessor industry, as well as why it’s important for students to enter industry with ARM experience.

El procesador ARM Cortex-M3, DECLASSIFIED, Ing. Sergio Caprile (Cika Electrónica)

Jueves 15 de agosto, 9:00 a 10:30Hs, Aula 202, 2do piso.

Análisis de las características fundamentales, arquitectura interna, utilización, herramientas de desarrollo. Lo necesario para comprender y poder utilizar cualquier micro basado en este core.

ConnectCard, SoM Cortex-A y ARM9 (Electrocomponentes)

Jueves 15 de agosto, 9:00 a 10:30Hs, Aula 319, 3er piso.

SoM Cortex A y ARM9 para nuestros sistemas embebidos.

Ruidos – EMI – Inmunidad Electromagnética – ESD y otras características a tener en cuenta en un sistema con MCUs, Ing. Daniel Di Lella (Arrow/Edudevices)

Jueves 15 de agosto, 9:00 a 10:30Hs y 10:50 a 12:20Hs, Aula 200, 2do piso.

Enfoque Global de diseño de sistemas con MCUs teniendo en cuenta los Ruidos Electromagnéticos, EMI, Inmunidad electromagnética, ESD, y otras características que el diseñador debe analizar a la hora de desarrollar una aplicación en entornos especiales

Quectel Wireless Solutions: El futuro de M2M,

Jueves 15 de agosto, 9:00 a 10:30Hs, Aula 303, 3er piso.

Comunicación de aplicaciones mediante TCP/IP sobre Wi-Fi, Ing. Sergio Caprile (Cika Electrónica)

Jueves 15 de agosto, 10:50 a 12:20Hs, Aula 202, 2do piso.

Análisis de las características principales y forma de utilización en sistemas dedicados empleando algunas de las opciones del mercado local: Rabbit y XBee.

Freescall: Procesadores ARM de alto desempeño para sistemas embebidos (Electrocomponentes)

Jueves 15 de agosto, 10:50 a 12:20Hs, Aula 319, 3er piso.

Arquitectura y Programación de PIC24F, Prof. Andrés Raúl Burno Saravia / Elemon

Jueves 15 de agosto, 10:50 a 12:20Hs + 13:50 a 15:20Hs + 15:40 a 17:10Hs, Aula 303, 3er piso.

Arquitectura del Nucleo. Memoria de Programa y de Datos. PSV. Interrupciones. Características y Fusibles de Configuración. MPLABX y el compilador XC16. Creación de un Proyecto. Simulación con PROTEUS. Periféricos de PIC24F. Puertos de Entrada/Salida y su control en Lenguaje C ejemplo. Timers y su control en Lenguaje C ejemplo. El conversor A/D y su control en Lenguaje C. La USART y su control en Lenguaje C. Conclusiones.

iMX / Vybrid Dual Core Alto Rendimiento, Ing. Rafaél Charro (Arrow – TI)

Jueves 15 de agosto, 13:50 a 15:20Hs, Aula 202, 2do piso.

Introducción a la línea de MCUs Cortex "A" de Freescall, Cortex A5 y Cortex M4 Dual Core de alto rendimiento en un solo chip.

Soluciones Inalambricas Xbee (Electrocomponentes)

Jueves 15 de agosto, 13:50 a 15:20Hs, Aula 200, 2do piso.

Todos las soluciones en un mismo factor de forma

Introducción a los Sist. Embebidos (Continuación)

Introducción Práctica al FPGA, Roberto Simone (Arrow/Edudevices)

Jueves 15 de agosto, 15:40 a 17:10Hs, Aula 200, 2do piso.

Introducción al uso del FPGA utilizando una placa demostrativa de muy bajo costo de fabricación nacional que permitirá realizar los primeros pasos en lógicas programables donde el usuario podrá implementar aplicaciones de uso corriente en muy poco tiempo. Conocimientos: Electrónica básica y nociones generales de electrónica digital Ing.

ATMEL: SAM4/Cortex M4 de ATMEL, la solución para el procesamiento digital de señales (Electrocomponentes)

Jueves 15 de agosto, 15:40 a 17:10Hs, Aula 202, 2do piso.

Sistemas Embebidos en Tiempo Real, Juan Cruz (UTN-FRBA, FIUBA)

Viernes 16 de agosto, 9:00 a 10:30Hs, Aula 201, 2do piso.

Introducción, estado del arte, problemática general, criterios de diseño, casos típicos de estudio y ejemplos de aplicación.

The ARM University Program – Preparing Today's Students for Tomorrow's Digital World*, Joe Bungo (ARM)

Viernes 16 de agosto, 10:50 a 12:20Hs, Aula 319, 3er piso.

The ARM University Program enables educational use of ARM technology. University courses and labs, student projects, and academic research in embedded systems, microprocessors/controllers, mechatronics, SoC design, computer architecture, and other areas all benefit from using ARM. The program provides a variety of teaching materials, hardware platforms, software development tools, IP, and other resources for educators, students, and researchers. This tutorial also describes ARM's business model and its place in the microprocessor industry, as well as why it's important for students to enter industry with ARM experience.

Robótica

CASE2013 – Presentación de trabajos distinguidos – Coordinador: Dr. Luis Canali (UTN-FRC)

Jueves 15 de agosto, 13:50 a 15:20Hs, Aula 203, 2do piso.

■ **Sistema de control distribuido para una máquina caminante de 6 patas**, Joaquín de Andrés y Martínez de Arenasa, Mauricio Anigstein (ID67)

En este trabajo se presenta el desarrollo de una plataforma robótica móvil de 6 grados de libertad controlada por un sistema distribuido. La plataforma adquiere su movilidad gracias a 6 miembros articulados, de 3 grados de libertad cada uno, coordinados por un procesador central que utiliza un sistema operativo Linux embebido. El control de los actuadores es independiente para cada miembro y es llevado a cabo por microcontroladores dedicados. Se presentarán también los distintos problemas que deben solucionarse para que la plataforma se desplace y cómo fue implementada la solución para estas tareas.

■ **Control de la marcha de un robot hexápodo autónomo implementado en un FPGA**, Alvaro Anzueto Rios, Andrea Del Carmen Avila Rivera, Job Isaias Quiroz Mercado (ID33)

En este trabajo se describe la implementación de un sistema de control para la locomoción de un robot hexápodo autónomo cuyo movimiento está basado en la marcha de un escarabajo pinacate, para esto es necesario realizar un análisis de movimiento del insecto para poder obtener la gráfica de la trayectoria de cada par de patas, así como la secuencia que existe entre cada una de ellas para su posterior implementación en la marcha del robot.

■ **Proximate Time Optimal Control of an XY Positioning Table**, Leandro Lisboa, Nelso Bedin, Henrique Lasevitch, Aurelio Salton and Jeferson Flores (ID37)

This paper focuses on the development of a time optimal control method for two-dimensional rigid body systems. Our approach is based on the traditional Proximate Time-Optimal Servomechanism (PTOS), which starts with a near-time-optimal controller and then switches to a linear controller at the time when the system output is close to a given target. This paper proposes to expand the PTOS, a unidirectional control law to a two-dimensional system, in order to perform linear point-to-point trajectories.

■ **Image Processing System Based on Android Embedded Operating System**, Andrés Felipe Barrero Arce, Edwar Jacinto Gomez, Fredy Martinez (ID61)

Technological advancement has made that the image processing reaches a critical role in many applications, from the astronomical field, robotics and computer vision, to the field of entertainment. As the smartphone industry grows rapidly,

smartphone applications are becoming more oriented to these specialized niches. In this paper the performance of high level programming is analyzed with respect to image processing. Five image processing filters are applied to different images in a development platform that is running on an Android OS. The efficiencies are compared with respect to the quality and performance of the filters. The results show the ability of the embedded system and the programming with high-level tools to solve problems in real time.

Robótica e Inteligencia Artificial, Eduardo Damián Granzella, Christian Gutiérrez, Juan Carlos Gómez, Claudio Verrastro (CNEA, INTI)

Viernes 16 de agosto, 13:50 a 15:20Hs, Aula 203, 2do piso.

Implementación en FPGA del control del robot. Introducción y desarrollo de compiladores GNU para robots de N grados de libertad re-configurables. Aprendizaje por refuerzo.

Arquitectura de Procesadores

CASE2013 – Presentación de trabajos distinguidos – Coordinador: Ing. Alejandro Furfaro (UTN-FRBA)

Jueves 15 de agosto, 15:40 a 17:10Hs, Aula 203, 2do piso.

■ **IP Core for Timed Petri Nets**, Orlando Micolini, Julian Nonino, Carlos Pisetta (ID69)

In this article, we present a Timed Petri Nets Processor which can be directly programmed using vectors and matrixes of Petri Nets formalism. This processor can leverage the power of Petri Nets for modeling real-time systems and formally verify their properties, which prevent programming errors.

The Petri Nets Processor was developed as an IP-core to be inserted in a multi-core system. Therefore, we can model the system requirements with Petri Nets, formally verifying all its properties and using the IP-core to implement the system is possible to ensure that all properties will be met.

■ **Smart wireless sensor for industrial machinery health monitoring**, Rodrigo Jose Carbajales, Martín René Vilugrón (ID44).

This paper presents a low-cost solution for improving structural health monitoring in industrial machines using smart wireless sensor network. Based on measuring vibration with the sensor placed in different places such as on housing, on pipes, even rotating with shafts, the proposed system is small and light, no structure changes are required. Implementation of the Real-Valued FFT algorithm inside the ultra-low power module reduces the amount of communication in the network and would report deviation in normal operation

■ **Estrategias de Optimización de Hardware para Maquinas de Estado en VHDL**, Edwar Jacinto Gómez and Mario Fernando Robayo Restrepo (ID52).

Una de las metodologías más utilizadas cuando se diseñan procesos secuenciales en VHDL son las máquinas de estados, ya que en la mayoría de estos diseños, se hace necesario su uso. Para la implementación de una máquina de estados se pueden usar diferentes metodologías de diseño, algunas de ellas utilizando herramientas CAD (Diseño Asistido por Computadora en español). En este artículo se dan a conocer las distintas caracterizaciones de las maquinas de estados y de que forma la comprensión de estas junto con su correcto desarrollo en VHDL dentro de una FPGA (Field Programmable Gate Array) y una CPLD (Complex Programmable Logic Device), puede mejorar drásticamente la velocidad de respuesta de esta y además optimizar el hardware utilizado normalmente.

Implementación de Sistemas Embebidos

CASE2013 – Presentación de trabajos distinguidos – Coordinador: MsC. Cristian Sisterna (UNSJ)

Viernes 16 de agosto, 9:00 a 10:30Hs, Aula 303, 3er piso.

■ **Sensado INS/GPS con monitoreo en tiempo real**, Autores: Edgardo Comas, Daniel Pastafiglia, Cristian Bruña, Ariel Dalmas Di Giovanni, Martín Morales, Mauricio Burgos, Agustín Dal Lago. (ID4)

El presente trabajo expone el diseño y desarrollo de un sistema específico que alberga las aplicaciones de procesamiento de información de sensores (intraceptivos y exoceptivos), las correspondientes a la implementación de mecanización de ecuaciones de navegación, y las aplicaciones asociadas a las acciones de control de servomecanismos del vehículo; con un puesto de monitoreo para la evaluación en tiempo real del comportamiento de la Planta.

■ **Diseño e implementación de un sistema embebido de control de actitud para aeronaves no tripuladas**, Alan Kharsansky and Ariel Lutenberg (ID66).

En este trabajo se presenta el diseño de una computadora de vuelo que permite implementar un control automático para estabilizar el vuelo de una aeronave no tripulada, particularmente un quadrotor. El diseño comienza luego de un desarrollo teórico en donde se demuestra que es posible utilizar controladores simples PID para estabilizar por velocidad angular o por actitud, cada eje del quadrotor. Se presentan los resultados en vuelo en donde mediante la telemetría descargada en tiempo real es posible observar el comportamiento de la aeronave frente a diversas condiciones.

■ **Modernización, simulación e implementación en una computadora robusta, de un sistema de medición angular mediante un sensor sincrónico**, Edgardo Comas, Daniel Pastafiglia, Cristian Bruña, Adrian Stacul, Sergio Saluzzi and Mauricio Burgos. (ID16)

Se describe brevemente una implementación de un preciso sistema de medición angular utilizando un sensor sincrónico (en idioma inglés, synchro), y se muestra el uso de computadoras robustas compactas, que alojan un modelo matemático y realiza el procesamiento de señales del sistema.

■ **Sistema inalámbrico de microestaciones meteorológicas para aplicaciones agropecuarias**, Ignacio Zaradnik, Diego Brengi, Javier Slawiski, Monica Canziani, Rodrigo Gomez, Sergio Gwiric, Daniel Lupi, Andres Moltoni and R.Veronica Nassipian. (ID7)

Las exigencias para la exportación y el consumo de alimentos de origen agropecuario requieren de un mayor control de los procesos de producción desde su inicio, donde las variables climáticas son las que determinan las características finales del producto. Para aumentar la competitividad de las empresas productoras, se requiere cada vez mas monitorear las condiciones micro-climáticas de cada una de las áreas ganaderas de la finca o superficie cultivada. El proyecto responde a la necesidad de monitorear los distintos parámetros "agro-meteorológicos" como ser temperatura de aire, tierra y las hojas, radiación solar, presión atmosférica, humedad, etc. Este monitoreo requiere de sensores y dispositivos de bajo costo, que soporten las condiciones ambientales y el uso continuo en estos medios. También se hace necesario que sean inalámbricos para facilitar su instalación y mantenimiento. Se presenta el diseño y desarrollo de un sistema inalámbrico de microestaciones de este tipo para el monitoreo de los parámetros agro-meteorológicos claves para controlar y asegurar la calidad y trazabilidad de la producción. En el trabajo se incluye la definición de características del dispositivo, la selección de componentes, la implementación del hardware y firmware asociado. Se hace referencia también, a los otros elementos del sistema así como a la aplicación agropecuaria que se utilizara como testigo del sistema.

CASE2013 – Presentación de trabajos distinguidos – Coordinador: MsC. Cristian Sisterna (UNSJ)
Viernes 16 de agosto, 10:50 a 12:20Hs, Aula 303, 3er piso

■ **Sistema de adquisición de datos y control en tiempo real para bancos de ensayos de motores**, Ignacio Maffei and Orlando Micolini (ID39).

En este trabajo se describe el desarrollo de un sistema de adquisición de datos y control para bancos de ensayos de motores de combustión interna, del cual podemos destacar las siguientes características: bajo costo y tiempo de desarrollo, robusto, escalable y reconfigurable para distintos tipos de ensayos de motores (eléctricos o de combustión). Dicho sistema está conformado por dos subsistemas que funcionan en conjunto.

El primer subsistema es un módulo de adquisición de datos y control, cuyo núcleo es un microcontrolador Cortex M4 (32 bit), el cual ejecuta un sistema operativo en tiempo real (MQX) para realizar la adquisición, el control, y el envío y recepción de datos al siguiente subsistema.

El segundo subsistema tiene como responsabilidad la configuración, control y comunicación con el primer subsistema, como así también la visualización, corrección y almacenamiento de datos, y la generación de señales para el control de los dispositivos actuadores conectados primer subsistema. Este subsistema puede ser recompilado para distintas arquitecturas y sistemas operativos, debido a que fue desarrollado con la herramienta QT Designer.

■ **Wireless Biological Signals Acquisition System**, Esteban Cilleruelo, Andrés Nacelle, Gerardo Robert, Julián Oreggioni, Fernando Silveira and Ángel Caputi. (ID31)

In this paper, we present a low power wireless system based on a MSP430 based system-on-chip for biopotential signals acquisition. The system is capable of recording up to 12 ksp/s from up to 4 channels with independent gain and a 1 Hz to 5 kHz bandwidth. The gain for each channel may vary from 2.5 kV/V to 68 kV/V, being able to adapt signals in a range of 20 μ V to 1 mV, to be digitalized in a 12 bits ADC. The system consists of 2 modules, which communicate wirelessly with each other via a 915 MHz link, with MSK modulation. The communication reaches 358 kbps of transmission rate, with less than 2% of packets lost without retransmissions, within a 5 meters range. One of the modules is wired to a PC via a USB cable,

reaching 921.6 kbps of transmission rate through UART protocol. The wired module is powered through the USB port, whereas the wireless module is powered with 2 AAA batteries, lasting for more than 24 hours of operation. A Matlab toolbox was developed in order to facilitate the data storage, system configuration as well as collected data analysis.

■ **Detector de Misfire a través del sensor de rotación de cigüeñal CKP**, Pablo Grass. (ID11)

El propósito de este documento, es presentar el sistema de detección de "Misfire" (falla de cilindro/s) que he desarrollado. El mismo es un dispositivo que se coloca en el motor, midiendo la señal de rotación de cigüeñal (CKP, CrankShaft Position Sensor) y a través de la conexión mediante una terminal de mano o PC, informa varios parámetros de funcionamiento del motor y detección de fallas. Se expondrá el principio de funcionamiento y detección del fenómeno, como así la incertidumbre del instrumento para detectar el índice ER y las RPM que son las magnitudes directamente involucradas en la detección del mismo; dando así una pauta de si el hardware, el método de medición y algoritmo, son adecuados para la tarea dentro del rango de medición.

■ **Design of a low cost multifunction visual navigation display for Argentinean military aircraft**, Mauricio Daniel Principi, Ariel Cristian Principi, Gustavo Miguel Rodriguez. (ID27)

Development of an avionics system prototype for viewing multiple applications of navigation data, using a low cost commercial off the shelf touch screen display, a PC-104+, a GPS and a special case designed for that purpose, in order to provide information to military or civilian aircraft, the prototype will be installed in the cockpit of the new version of FAA Pucará aircraft.

Software Embebido

TV Interactiva: Ginga + CASE2013 – Presentación de trabajos distinguidos – Coordinador: Dr. Ricardo Medel (Intel)
Viernes 16 de agosto, 13:50 a 14:10Hs, Aula 202, 2do piso.

■ **Indoor Navigation using WiFi signals**, David Ivan Vilaseca and Juan Ignacio Giribet. (ID34)

Every day we use location-dependent services, but there is still a hole in terms of a popular indoor location system. In this paper we show methods and some advantages of using already installed infrastructure such as WiFi Access Points to get navigation information. For these purpose an indoor navigation system was implemented using both inertial sensors and WiFi signal strength information.

TV Interactiva: Ginga, Andrea Katz (ARSAT)

Se abordarán conceptos de televisión digital y del middleware Ginga. Eso incluirá una introducción sobre la norma ISDB-T, señalización, mezcla y transporte de transport streams elementales, tipos de aplicaciones interactivas, breve historia del Ginga y Ginga.ar, mezcla y señalización de aplicaciones Ginga, arquitectura de un receptor embebido y flujo de las aplicaciones, Ginga.ar en los receptores, lenguajes de programación de aplicaciones, breve descripción de los actores relacionados con la TV interactiva y descripción de las actividades que se desarrollan en ARSAT con respecto al Ginga.

Linux Embebido – Coordinador: Alejandro Furfaro (UTN-FRBA/FCEyN-UBA)

Linux para Sistemas Embebidos, Ezequiel García (Vanguardia Sur)

Miércoles 14 de Agosto, 9:00 a 10:30Hs, Aula 200, 2do piso.

Un tutorial introductorio sobre embedded Linux. Veremos qué es, qué aplicaciones tiene, y cómo se compone un sistema embebido basado en Linux moderno, desde el punto de vista del hardware y del software.

Drivers para Linux Embebido /Android – Santiago Maudet (UTN-FRBA)

Miércoles 14 de Agosto, 10:50 a 12:20Hs, Aula 200, 2do piso.

Actualmente existen diversas soluciones de hardware, las cuales pueden ser aplicadas a una gran variedad de aplicaciones. Muchos de estos sistemas embebidos tienen algo en común, el sistema operativo Linux como administrador de recursos. A la hora de poner a prueba el hardware con todos sus periféricos y funcionalidades, a la hora de comunicar el mismo con otros dispositivos, necesitamos conocer la política de gestión de estos recursos por parte del SO. Por esto, este seminario tiene como objetivo dar una breve introducción al manejo de drivers en Linux / Android embebido, con ejemplos y metodologías sencillas.

Build System Yocto, Francisco España (UTN-FRBA)

Jueves 15 de Agosto, 9:00 a 10:30Hs, Aula 203, 2do piso.

A la hora de desarrollar sistemas embebidos es interesante disponer de herramientas conocidas como build systems. Y si estas son independientes de la arquitectura, más interesante aún, ya que permiten reaprovechar scripts y código por mas que se cambie de procesador. Este seminario luego de una breve introducción a los sistemas embebidos, abordará la creación de una distribución de linux a medida, utilizando YoctoProject build system, con ejemplos de aplicación en arquitecturas x86 y ARM.

Mobile Linux vs. Android, Ezequiel Aceto (Dos Al Cubo/FIUBA)

Jueves 15 de Agosto, 10:50 a 12:20Hs, Aula 203, 2do piso.

Breve introducción a Android y su aparición en los sistemas embebidos. Como diseñar una aplicación Android para utilizar en un sistema embebido. Como utilizar hardware externo desde Android.

Embedded Linux over Cortex-A*, Bob Boys (ARM)

Viernes 15 de Agosto, 9:00 a 10:30Hs, Aula 202, 2do piso.

Linux has become a very popular operating system for embedded projects. Linux has been ported to ARM processors for many years. This seminar will describe the various parts of the Linux distribution using examples running on Cortex-A processors. Boot loaders, the kernel and applications will be discussed. Actual demonstrations using real hardware and software models using ARM DS-5 toolchain will be shown. This seminar will give you a good overview of a Linux system.

Linux embebido sobre Atom E6xx, Alejandro Furfaro (UTN-FRBA)

Viernes 15 de Agosto, 10:50 a 12:20Hs, Aula 202, 2do piso.

El mundo de los dispositivos móviles y embedded ha dado decididamente un giro a Linux. En el rango de alta prestación es donde juega la arquitectura IA-32, que se encuentra entre as mas probadas y difundidas. Ese seminario muestra como aprovechar las capacidades de la arquitectura con el procesador ATOM, para construir aplicaciones Linux portables entre plataformas aptas para sistemas embebidos y como aprovechar los recursos de hardware de la familia E6xx, en especial los recursos de procesamiento de señales, imágenes, y video.

Fabricación de Sistemas Embebidos – Coordinador: Sergio Guberman (FIUBA)

Manufactura de circuitos electrónicos - Armado de placas, Roberto Heyer (SMT Solutions)

Miércoles 14 de Agosto, 13:50 a 15:20Hs, Aula 201, 2do piso.

Tecnologías de montaje - Clasificación de componentes - Inserción manual y automática - Soldadura por Ola - Adhesivo y curado - Procesos mixtos - Aplicación de pasta - Serigrafía - Inspección - Insumos.

Fabricación de Circuitos Impresos, C.I. Multicapas, Marcos Mayer (Ernesto Mayer S.A.)

Miércoles 14 de Agosto, 15:40 a 17:10Hs, Aula 201, 2do piso.

Circuitos impresos simple y doble faz - Multicapas - Stenciles - Mascara - Impresión - Troquelado - Estaño Plomo selectivo - Níquel Oro - Nomas IPC.

Tecnología, soldadura y retrabado en dispositivos SMD, Sergio Guberman (FIUBA)

Jueves 15 de Agosto, 13:50 a 15:20Hs, Aula 201, 2do piso.

Componentes SMD - Clasificación - Medidas - Formatos de pines - Tarjetas - Revestimiento - Métodos de soldadura y desoldadura - Equipamiento - Estaños - Temperaturas – Flux.

Manufactura electrónica en Alta Gama – P&P / Horno / Printer / Inspección, Emiliano Herrero (MACON)

Jueves 15 de Agosto, 15:40 a 17:10Hs, Aula 201, 2do piso.

Sistemas de montaje para placas SMT con equipamiento de alta gama. Pick and Place - Printer - Horno - Inspección - Control de Procesos - Análisis de casos reales.

Tecnología, soldadura y Reballing en dispositivos BGA, Sergio Guberman (FIUBA)

Viernes 16 de Agosto, 13:50 a 15:20Hs, Aula 201, 2do piso.

Tipos, consideraciones y clasificación de componentes BGA - Métodos de Remoción, Instalación e inspección - Fijación de perfiles - Equipos Infra Rojos, media y alta gama - Consideración para el retrabajo en Notebooks - Reballing.

Protocolos y Comunicaciones – Coordinador: Gustavo Mercado (UTN-FRM)

Introducción a Wireless Sensor Network - Hacia Internet del Futuro, Dr. Eduardo Sosa (UNM)

Miércoles 14 de Agosto, 9:00 a 10:30Hs, Aula 302, 3er piso.

Introducción a las redes de sensores inalámbricos, RFID

Protocolo IEEE 802.15.4, Dr. Ing. Diego Dujovne (Universidad Diego Portales, Chile)

Miércoles 14 de Agosto, 10:50 a 12:20Hs, Aula 302, 3er piso.

Se describe la arquitectura y topología del protocolo IEEE 802.15.4, el más usado en redes de sensores inalámbricos.

Protocolos SPI e I2C, Ing. Pablo Gómez, (LSE-FIUBA)

Jueves 15 de Agosto, 9:00 a 10:30Hs, Aula 302, 3er piso.

SPI: Características generales y dispositivos que lo utilizan. Topología con un único esclavo. Topologías con esclavos múltiples. Polaridad y fase del reloj. Ventajas y desventajas de su uso. I2C: Descripción general, aplicaciones.

Comparación con otros protocolos. Arquitectura del hardware. Direccionamiento. Arbitraje. Ejemplo de un multiplexor I2C PCA9548. Ejemplo práctico con un expansor de puertos (PCA9532).

6LOWPAN - IPv6 para WSN, Inga. Ana Diedrichs (GridTICS - UTN FRM)

Jueves 15 de Agosto, 10:50 a 12:20Hs, Aula 302, 3er piso.

Se hace una introducción al nuevo protocolo 6LowPAN que permite a Redes de Área Personal (PAN - Personal Area Network) inalámbricas de bajo consumo y baja velocidad conectarse con el mundo IP, especialmente con IPv6

USB Device, Ing Pablo Gómez (LSE-FIUBA)

Viernes 16 de Agosto, 9:00 a 10:30Hs, Aula 203, 2do piso.

Descripción general, aplicaciones, historia. Topología física y lógica. Arquitectura del hardware, conectores. Velocidades. Características de la comunicación. Tipos de transferencias. Descriptores. Ejemplo de un conversor USB - UART (FT232). Ejemplo práctico implementando un dispositivo HID y un puerto serie virtual.

CASE 2013 Artículos Distinguidos Protocolos y Comunicaciones – Coordinador: Ing. Gustavo Mercado (UTN-FRM)

Viernes 16 de Agosto, 10:50 a 12:20Hs, Aula 203, 2do piso.

■ **Design of an Extensible, Portable and POSIX Compliant Protocol**, Agustin Alba Chicar, J. Ezequiel Esposito and Ariel Lutenberg (ID40).

The aim of this article is to introduce a protocol for embedded systems that delivers data between two nodes independently of the characteristics of the link. The development is platform independent and virtually portable to any communication standard. To demonstrate the performance of our protocol it was implemented in an ARM Cortex M3 LPC1769 microcontroller of NXP using first an UART serial protocol and then TCP/IP sockets. The protocol was implemented using object oriented techniques, POSIX standards and several abstraction layers.

■ **Characterization of LQI behavior in WSN for glacier area in Patagonia Argentina**, Ana Laura Diedrichs, Maria Ines Robles, Diego Dujovne, Facundo Bromberg and Gustavo Mercado. (ID58)

One of the most important aspects before installing a Wireless Sensor Network (WSN) is a previous study of connectivity constraints that exist in the area to be covered. This study is critical to the final distribution of the sensors, with an important impact in the life of the network by reducing consumption, and on the robustness by contemplating redundancy of paths and sensors. In this paper, we present a summary of the most important aspects of a preliminary empirical study of the Link Quality Indicator (LQI), on different landscapes in the glaciers area of Patagonia Argentina. The landscapes covered varied in geographical structures with different levels of attenuation and extreme environmental conditions. Through the analysis of the Cumulative Distribution Function (CDF) of the measured LQI values, we can characterize the behavior of four different scenarios and correlate the combined effects of the environmental structure with the distance from the transmitter. The measurements performed were designed for characterizing the links at the physical layer with the purpose of defining models to estimate the Packet Error Rate (PER) for the WSN deployment stage.

■ **Proposal for the design of a System Integration Laboratory for the new generation of avionics systems**, Damián Primo, Pablo Solivellas, Manuel Amor, Hernan Ponso, Ariel Cararo, Gustavo Rodriguez. (ID25)

Resumen: The avionics systems, especially the flight management and control system, are some of the most critical element of any aircraft. Before its final installation, the developed avionics systems have to be fully tested in an integrated Lab, known as SIL (System Integration Laboratory) in order to validate its successful integration and to prove the OFP (Operational Flight Program) tests as an integrated avionics suite. Nowadays, tests conducted at a System Integration

Laboratory are required for aircraft development programs or for avionics systems upgrade programs. It is logical therefore, to develop a suitable simulation environment in which the avionics systems can be tested. It is desirable for the system to be easy to adapt to different environments, cost effective and representative of the aircraft being simulated. This paper shows the proposal design for a Software-in-the-loop System Integration Laboratory with partitioned architecture, flexible LRU design and integrated virtual protocol for testing the software of an avionics system aircrafts showing interesting performance about adaptability, cost, fault tolerance and certification effort.

■ **Hybrid method uses RSS and AoA to establish a low-cost localization system**, Bruno De S. Muswieck, Jumar L. Russi and Marcos V.T. Heckler. (ID10)

The present paper proposes a method to implement a low-cost Localization System (LS) in a wireless sensor network (WSN) in open field. This method is based on RSS to obtain distance and angle values. Also this values are used to compute the position of the desired object, proposing the Localization by one Point (LboP) method. Although RSS values suffer alterations from different sources, in this paper several tests are performed in order to determine them and establish the limits. A prototype was developed enabling to run the necessary field tests. Preliminary results shows that is possible to measure distance and angle based on RSS values, but some concern must be taken to enable the system operation with a reliable performance.

DSP, Digital Signal Processing - Coordinadores: Jerónimo Atencio (UTN-FRBA), Lucio Martinez (CNEA, FRBA, FIUBA)
Conocimientos necesarios: básicos de señales y sistemas, de programación, de arquitectura de procesadores, y de sistemas digitales.

Introducción al procesamiento de señales, Ing. Lucio Martínez Garbino. (UTN-FRBA)

Miércoles 14 de Agosto, 13:50 a 15:20Hs, Aula 302, 3er piso

Breve introducción a procesamiento de señales. Punto fijo y punto flotante, diferencias ventajas y desventajas.

Implementación de algoritmos de procesamientos de señales. Arquitectura de DSP Blackfin (BF533)

Arquitectura de DSP, Ing. Jerónimo F. Atencio(UTN-FRBA)

Miércoles 14 de Agosto, 15:40 a 17:10Hs, Aula 302, 3er piso

Ventajas y desventajas del uso de DSP. Arquitectura DSP C6000. Flujo de trabajo. Implementación de algoritmos de procesamientos de señales.

Implementación de filtros FIR sobre FPGA, David Caruso (INTI)

Jueves 15 de Agosto, 13:50 a 15:20Hs, Aula 302, 3er piso

Introducción a FPGA. Flujo de diseño con FPGA. Introducción a síntesis. Topologías de filtros FIR. Implementación de filtros FIR en FPGA.

Implementación de transformada wavelet sobre FPGA, Ing. Andrés Di Donato (UTN-FRBA)

Jueves 15 de Agosto, 15:40 a 17:10Hs, Aula 302, 3er piso

Introducción los conceptos del análisis multiresolución y sus ventajas para el análisis tiempo/frecuencia

Implementación del algoritmo de descomposición Wavelet discreta sobre FPGA

Detector de fase basado en transformada de Hilbert, Ing. Oscar Varela (DGlyD-FAA)

Viernes 16 de Agosto, 13:50 a 15:20Hs, Aula 302, 3er piso

Descripción del algoritmo de transformada de Hilbert. Implementación del algoritmo en el DSP ADSP-BF533.

Comparación de los resultados de la implementación con la simulación.

FPGAs y HDLs - Coordinador: Guillermo Guichal (Emtech)

Introducción al diseño con FPGAs y HDLs, Guillermo Guichal (Emtech)

Miércoles 14 de Agosto, 9:00 a 10:30Hs, Aula 201, 2do piso

Introducción a la tecnología de lógicas programables, arquitecturas de dispositivos, herramientas y flujo de diseño, verificación y prueba (debug). Se presentará mediante un ejemplo una aplicación de FPGA típica y de manera introductoria el ciclo de selección de componentes, diseño y verificación. Se orienta a profesionales y estudiantes sin experiencia en el diseño con FPGAs.

Diseño y verificación de sistemas complejos con FPGA, N. Catalano, G. Rodriguez, G. Berterreix (Emtech)
Miércoles 14 de Agosto, 10:50 a 12:20Hs, Aula 201, 2do piso

Se presentarán el ciclo completo de desarrollo para sistemas complejos implementados sobre FPGA que requieren técnicas de diseño, verificación y prueba (debugging) avanzadas. Se compartirán experiencias de diseño, problemas encontrados, metodologías y técnicas utilizadas por el equipo de desarrollo de Emtech para diseños de alta frecuencia, arquitecturas complejas y prototipado de circuitos no reprogramables de alto costo.

SoC sobre FPGAs (sistemas con procesadores soft y hard-core), Sol Pedre (CNEA)

Jueves 15 de Agosto, 9:00 a 10:30Hs, Aula 201, 2do piso

Existen diseños que aunque requieren del uso de lógica de FPGA (por su frecuencia de operación, concurrencia de operaciones, flujo de datos, etc.), contienen componentes que se adecúan muy bien a implementaciones por software. En estos casos una solución mixta entre un microprocesador o microcontrolador y lógica programable puede ser la más adecuada. Mediante cores de micros implementados sobre lógica programable (softcores) o el uso de dispositivos que contienen un micro como parte del circuito integrado (hard-macro) puede implementarse un sistema que aproveche lo mejor de estos dos mundos.

Ejemplos de aplicaciones con FPGA, Gaston Rodriguez (Emtech) y Javier Haboba (Bife Personal Supercomputing)

Jueves 15 de Agosto, 10:50 a 12:20Hs, Aula 201, 2do piso

Se presentarán ejemplos de aplicaciones que se adecúan por sus características a la utilización de FPGAs para su solución.

Open Space FPGA, Guichal (Emtech), Javier Haboba (Bife Personal Supercomputing), Sol Pedre (CNEA)

Viernes 16 de Agosto, 9:00 a 10:30Hs, Aula 302, 3er piso

Espacio para discutir, presentar y evaluar las propuestas de los participantes

CASE 2013 - Papers distinguidos FPGAs y HDLs – Coordinador: Salvador Tropea (INTI/UTN-FRBA)

Viernes 16 de Agosto, 10:50 a 12:20Hs, Aula 302, 3er piso

■ **Hardware Implementation of Maximum Lyapunov Exponent**, Luciana De Micco, Maximiliano Antonelli, Claudio Gonzalez and Hilda Angela Larrondo. (ID56)

Resumen: In this paper a Hardware implementation of a Maximum Lyapunov Exponent (MLE) quantifier is designed and implemented using a field programmable gate array (FPGA). The design was optimized in terms of accuracy employing floating point architecture to represent the values. The proposed design takes advantage of the underline parallelism of the MLE computation equations and allows its concurrent implementation based on FPGA technology.

■ **FPGA based system for RF communications in relative positioning systems**, Santiago Murano, Jonatan Santana, Carlos De Marziani and Rómulo Alcoleas. (ID47)

The computation of positions among a set of objects is essential information in those applications where the objects are not restricted to a particular environment (i.e. smart spaces, ubiquitous computing, distributed sensing systems and mobile robot teams). In these cases, usually, the distances among objects are computed in a cooperative way by using acoustic signals. Thus, it is necessary to distribute the information collected by each one before computing the object positions. This paper describes the hardware implementation, using programmable logic devices of a data communication scheme using radio frequency signals based on ZigBee protocol through low-cost commercial devices. In this way, a low increment in the implemented hardware and a real-time operation of the system is obtained.

■ **Design and Implementation of FPGA-Based TRUE-RMS Voltmeter Using CORDIC Algorithm**, Donovan Camilo Platero Plazas and Edwar Jacinto Gómez. (ID18)

Estimate the true-rms of an AC signal, it is an issue of accuracy and accessibility. First of all the results can be upset depending on the wave type, and secondly, when the complex operations processing on a true-rms multi meter is required, e.g., based on simple microcontrollers, this requires a high computation resource eventually expensive. This article, describes the research to route to the implementations of a true-rms voltmeter on a FPGA (Field Programmable Gate Array), using VHDL; it measures with plausible accuracy, the true-rms of a signal, on any circuits. The innovation is located in applying the CORDIC (COordinate Rotation Digital Computer) algorithm to solve the math operations - the extraction of square roots and so on- resulting in a practical digital device and computationally with a better performance.

RTOS, Real Time Operative Systems – Coordinador: Javier Orozco (UNS)

Introducción a los sistemas operativos de tiempo real, Alejandro Celery (FIUBA, UTN-FRBA)

Miércoles 14 de Agosto, 13:50 a 15:20Hs, Aula 200, 2do piso

El uso de un RTOS simplifica el desarrollo de aplicaciones multitarea con requerimientos de tiempo real. En este tutorial se presentan los RTOS en general, FreeRTOS en particular y se demuestran el funcionamiento de su scheduler, las funcionalidades de temporización, comunicación y sincronización con ejemplos sobre la plataforma LPCXpresso.

Desarrollando sobre FreeRTOS, Gonzalo Raposo (Globallogic)

Miércoles 14 de Agosto, 15:40 a 17:10Hs, Aula 200, 2do piso

El proposito de la charla es llevar a la práctica conceptos ya vistos sobre RTOS y FreeRTOS en el curso introductorio a FreeRTOS dado por Alejandro Celery, motivo por el cual este tutorial estara orientado a personas que tambien hayan asistido a ese tutorial o bien ya tengan conocimientos basicos sobre la tecnologia.

La dinamica consistira en abordar los principales temas que alguien que quiera programar en FreeRTOS necesita saber, haciendo un breve repaso sobre cada uno y luego mostrando distintas implementaciones sobre ejemplos en concreto, analizando ventajas y desventajas.

ARM RTX: a RTOS that is really free, Bob Boys (ARM)

Jueves 15 de Agosto, 13:50 a 15:20Hs, Aula 319, 3er piso

Using an RTOS in your project helps create organization in your project. This facilitates debugging and optimization. ARM has created CMSIS-RTOS to provide standardization to this market. Keil RTX, which is CMSIS-RTOS compliant, is now available under an open-source BSD license (this means free). Complete source code is provided. No royalties or other payments are required. Ports are currently available for Keil MDK (ARMCC), GCC and IAR toolchains. This seminar will describe how easily you can implement RTX into your project with real examples and hints. Actual source code will be used to construct a working RTOS example. Kernel awareness features will be live demonstrated. How to implement RTX on a Cortex-M class processor. How to use Kernel Awareness to make sure it is running correctly. How to activate the SysTick and make sure it is running. How to create your tasks. Configure the timing for your Tasks. How to change the characteristics of the RTOS.

Cortex Trace debugging. Serial Wire Viewer, ETM and PTM Tracing *, Bob Boys (ARM)

Jueves 15 de Agosto, 15:40 a 17:10Hs, Aula 319, 3er piso

Traditional Stop and Go debugging is not quite enough in today's more sophisticated computing environments.

Once you have created programs on ARM Cortex processors: what is the most effective way to debug, test and validate them? ARM CoreSight debugging technology provides real-time visibility into the operation of your program – and without stopping it! Components of modern programs operate asynchronously which complicates the debug process. Add an RTOS with tasks switching and interrupts firing: how do you know what happened and when? CoreSight provides this information. Solving “in-the-weeds”, pointer problems, program flow analysis, exceptions and data R/W operations will be covered. Learn about Code Coverage, Execution Timing and Performance Analysis. Live demonstrations are given.

Increase your developing productivity by finding bugs faster. Learn what on-chip debug assistance is available to solve your problems. How to use these features to devise bug finding tactics. Use the information of your system to optimize your project. See what is going on “behind the scenes”.

Economía de energía en Planificadores de Tiempo Real, Dr. José Urriza (UNPSJB)

+ **CASE 2013 - Papers distinguidos RTOS** – Coordinador: Dr. Ricardo Cayssials (UNS)

Viernes 16 de Agosto, 13:50 a 15:20Hs, Aula 319, 3er piso

Economía de energía en Planificadores de Tiempo Real El modelado y diseño de un STR es un tópico vital en la ingeniería de sistemas embebidos. El progresivo incremento de la complejidad de los requerimientos, tanto funcionales como no-funcionales alcanza entre otros al control del consumo de energía de los dispositivos de manera de facilitar su movilidad que, en algunos casos, puede resultar ser la propia razón de su existencia. En estos sistemas, la verificación del cumplimiento de las restricciones temporales se hace más compleja en tanto que debe atenderse al sistema de tiempo real optimizando el consumo energético sin desatender los requerimientos temporales. Consecuentemente, los planificadores deben contar con mecanismos adecuados y el diseñador contar con herramientas de análisis y verificación acordes a estas demandas. En este tutorial se abordarán algunos tópicos introductorios a esta temática.

■ **Implementación de un Kernel de Tiempo Real para Arquitectura ARMv7-M**, Pablo Ridolfi, Ariel Lutenberg, Santiago Maudet, Andrés Di Donato, Alejandro Furfaro, Antonio Gutierrez. (ID17)

La arquitectura ARMv7-M está presente en una gran variedad de microcontroladores modernos, principalmente

implementada en los procesadores Cortex-M3 y Cortex-M4(F), y ha puesto al alcance del programador de sistemas embebidos características de hardware que hasta hace unos años estaban disponibles solamente en microprocesadores de alto rendimiento, orientados a computadoras personales y servidores con gran capacidad de cómputo. Al mismo tiempo, el comportamiento determinístico de esta arquitectura frente a las interrupciones de hardware la convierte en una excelente plataforma para la implementación de un sistema operativo embebido con requerimientos de tiempo real. En este trabajo se presenta un kernel de tiempo real diseñado para procesadores ARMv7-M que aprovecha las funcionalidades mencionadas, a fin de brindar al diseñador de aplicaciones embebidas servicios de multitarea con niveles de privilegio y protección de memoria. Estos servicios fueron diseñados a fin de sentar las bases para la implementación de un Sistema Operativo de Tiempo Real compatible con el estándar POSIX.

■ **Design, Implementation and Validation of a control algorithm library for embedded systems**, Esposito Ezequiel, Ariel Lutenberg. (ID63)

El objetivo principal de este trabajo es diseñar, implementar y validar una biblioteca de algoritmos de control para ser utilizada en un RTCS. Los sistemas dinámicos modernos están compuestos por diversos procesos que necesitan ser controlador para cumplir con los requerimientos de la aplicación. Para cumplir con dichos requerimientos, es habitual que se utilicen sistemas embebidos que deben ejecutar diferentes algoritmos de control de manera concurrente y a la vez deben ejecutar otras tareas como atender protocolos de comunicación, administrar interfaces gráficas de usuario, etc. La biblioteca desarrollada en esta tesis atiende en forma autónoma las tareas asociadas a los algoritmos de control, de modo que el programador pueda concentrar sus esfuerzos en las otras tareas de diseño del sistema embebido. La misma administra de manera eficiente los diferentes controladores instanciados. Los resultados presentados, demuestran que la biblioteca puede ser efectivamente portada a un microcontrolador económico como el LPC1769 Cortex-M3 y desarrollar en el mismo un excelente desempeño general.

ASICs, Application Specific Integrated Circuits – Coordinador: Octavio Alpago (FIUBA, Allegro Microsystems)

ARM Cortex-M0 Design Start Processor and v6-M Architecture, Joe Bungo (ARM, USA)

Viernes 16 de Agosto, 9:00 a 10:30Hs, Aula 319, 3er piso.

ARM has announced the availability of the ARM Cortex-M0 DesignStart Processor free for academic use and download. The processor is configured as a synthesizable, obfuscated verilog netlist designed for academics looking to teach or prototype with a real ARM processor. Implementation is possible in almost any FPGA to enable SoC design courses and projects around a real, instruction set compatible ARM core. This tutorial covers technical aspects of the core and architecture, as well as how it can be used for teaching and labs.

Integrated Circuits Design Flow, Victor Grimblatt (Synopsys, Chile)

Viernes 16 de Agosto, 10:50 a 12:20Hs, Aula 201, 2do piso.

This tutorial reviews the required flow to design an integrated circuit from its description in a Hardware Design language (HDL) to a GDSII file (ready for fabrication). Each step of the flow is analyzed providing its inputs, outputs, and the necessary tools that need to be used to accomplish the step. Idioma: Castellano

ASICs en Argentina, ClariPhy, Unitec Blue y Allegro Microsystems, Hugo Carrer (Clariphy), Pablo Ridolfi (Unitec Blue) y Ricardo Scheinkerman (Allegro Argentina)

Viernes 16 de Agosto, 13:50 a 15:20Hs, Aula 303, 3er piso.

Estas empresas presentarán su historia, sus áreas de trabajo y los productos relacionados con circuitos integrados digitales de alto desempeño que desarrollan en el país.

Bioingeniería – Coordinador: Juan Manuel Reta (UNER)

Adquisición y Procesamiento de Señales Biomédicas

Viernes 16 de Agosto, 9:00 a 10:30Hs, Aula 200, 2do piso.

Introducción a las señales biomédicas. Métodos de Sensado y acondicionamiento.

Biopotenciales: Técnicas modernas de Acondicionamiento y Adquisición

Normativas para el Diseño, Verificación y Validación de Productos Médicos

Viernes 16 de Agosto, 10:50 a 12:20Hs, Aula 200, 2do piso.

Marco Regulatorio Nacional e Internacional. Normativa aplicable para software y hardware.

Etapas del Proceso de certificación.

Imágenes Médicas + CASE 2013 - Papers distinguidos Bioingeniería – Coordinador: Ing. Juan Manuel Reta (UNER)

Viernes 16 de Agosto, 13:50 a 15:20Hs, Aula 200, 2do piso.

Imágenes Médicas: Conceptos Generales. Introducción a las técnicas de procesamiento. Principios de generales de Rayos X, Tomografía Computada, Resonancia Magnética Nuclear y Ultrasonido.

■ **Portable wireless device for biopotential recording**, Eduardo Filomena, Julio Alberto Aldonate. (ID41)

The present work describes the design, development and start-up of a portable wireless device for biopotential acquisition, the main strength of which is its versatility: full programmability of sampling frequency, bandwidth, gain, number of channels and topological setting. This enables the recording of different types of biopotentials such as electrocardiograms, electroencephalograms, electromyograms and electrooculograms, by simply changing its setting, without the need to modify any component of the interface. El presente trabajo, describe el diseño, desarrollo y puesta en funcionamiento de un dispositivo inalámbrico portátil de adquisición de biopotenciales cuya principal fortaleza es la versatilidad: la frecuencia de muestreo, el ancho de banda, la ganancia, la cantidad de canales y la configuración topológica de los mismos es completamente programable. Esto posibilita el registro de distinto tipo de biopotenciales como el electrocardiograma, electroencefalograma, electromiograma, electrooculograma, sólo cambiando la configuración del mismo y sin necesidad de modificar ningún componente de la interfaz.

■ **Banco de medición de variables eléctricas con LPC1769**, Lucas Yoaquino, Federico Storello, Joaquín Ponce, Guillermo Gutierrez (ID29)

Se presenta el desarrollo y construcción de un banco para mediciones de variables eléctricas de motores trifásicos, basado en el microcontrolador LPC1769 con núcleo ARM-Cortex M3 fabricado por NXP, aplicado a un motor tipo jaula de ardilla.