

Diseño y verificación de sistemas complejos con FPGA

Nicolás Catalano

(ncatalano@emtech.com.ar)

Gastón Rodríguez

(grodriguez@emtech.com.ar)

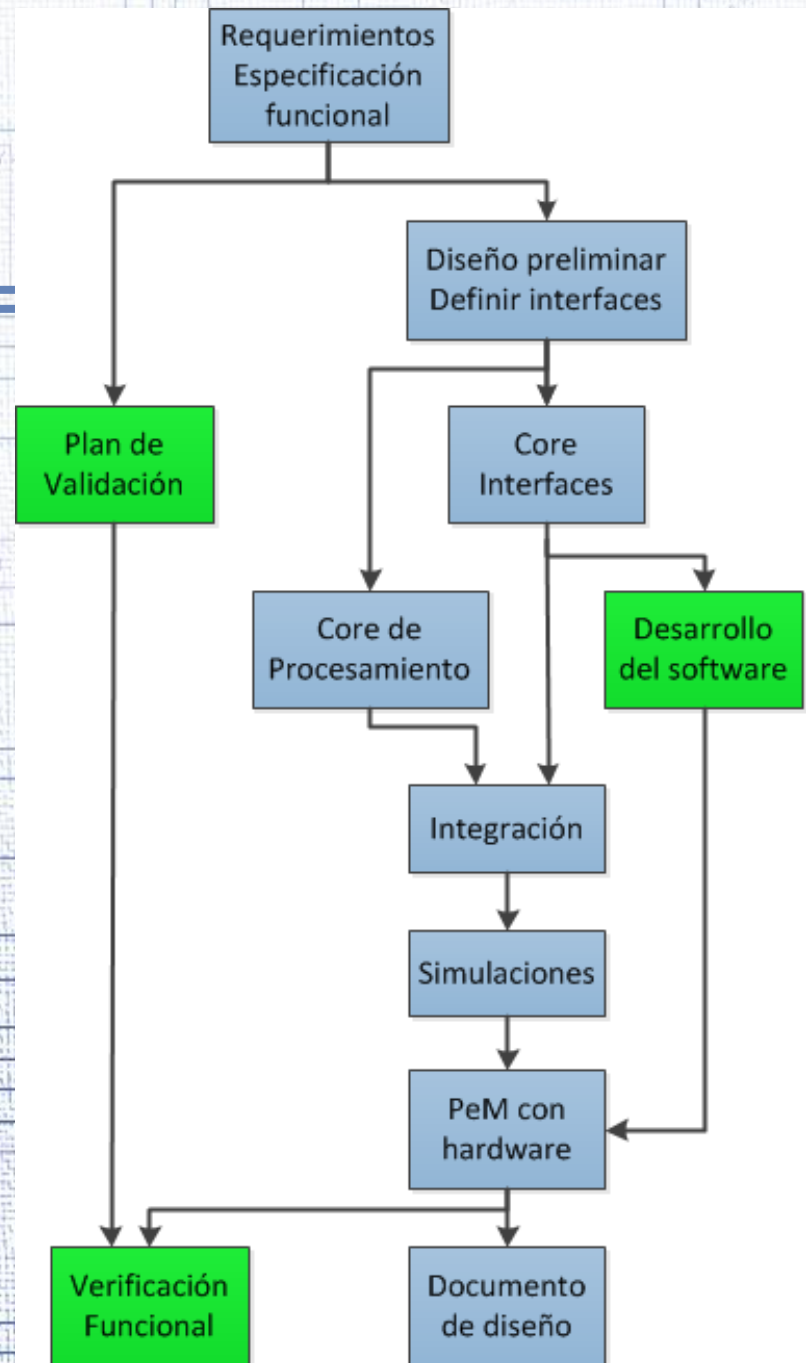
Características de las FPGA

- ❑ Alto grado de paralelismo y throughput en procesamiento de señales
- ❑ Interfaces estandar y customizadas
- ❑ Reconfigurabilidad y reutilización
- ❑ Escalabilidad en el flujo de diseño
- ❑ Tiempo de llegada al mercado vs ASIC

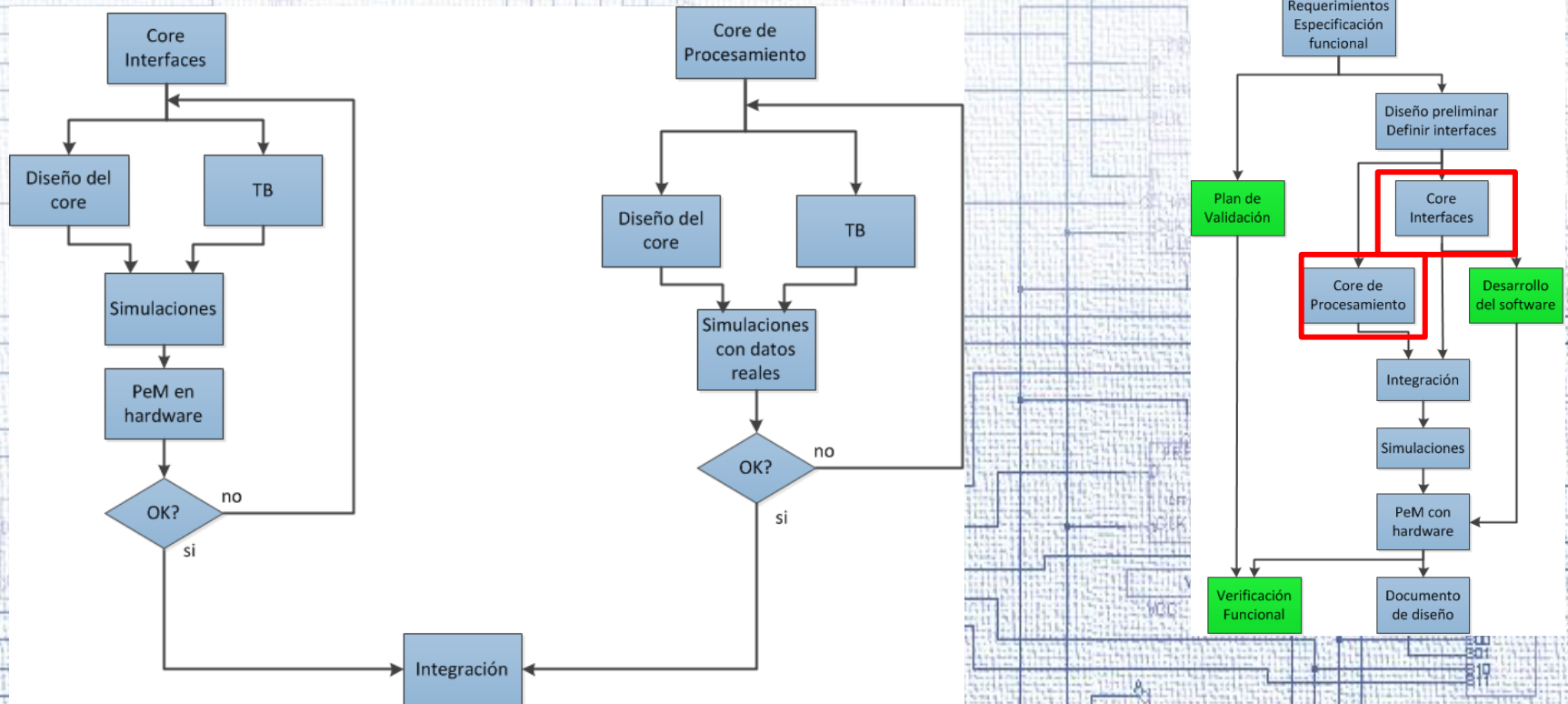
Ejemplos de aplicaciones

- Radares
- Proyectos espaciales
- Software defined radio
- Integración sistemas preexistentes

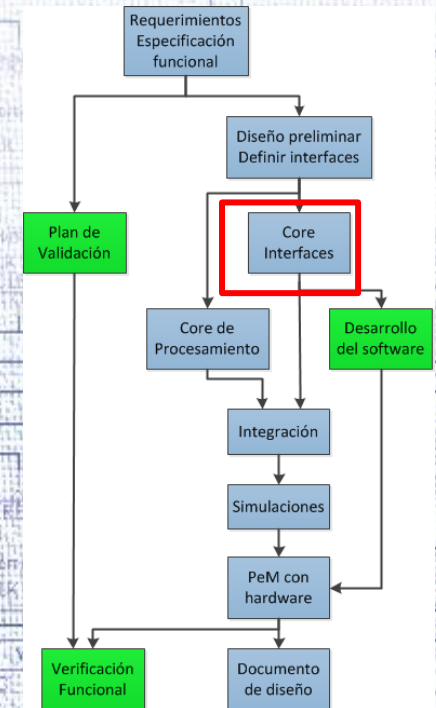
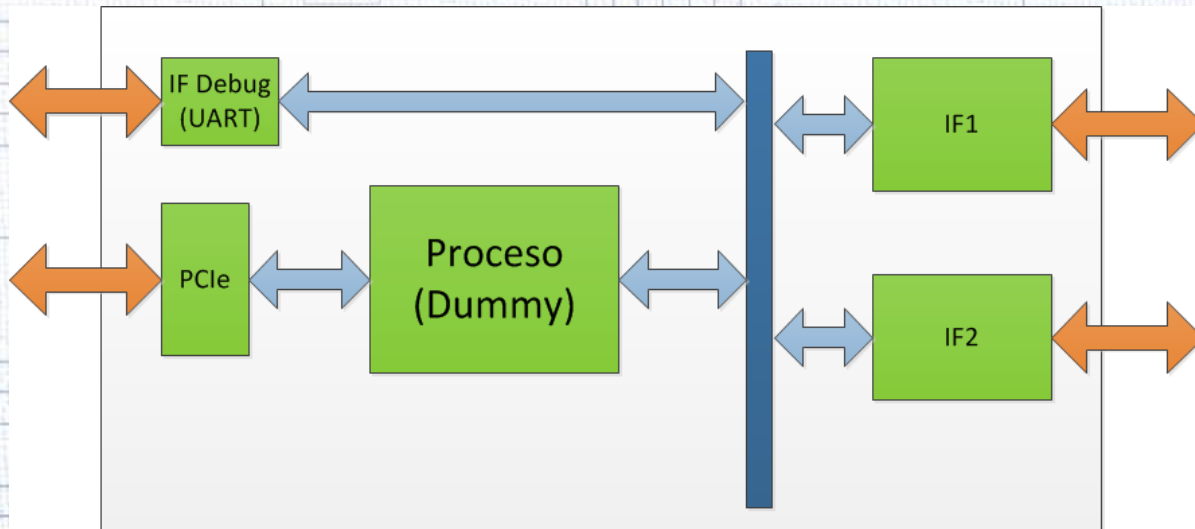
Flujo de desarrollo



Flujo de desarrollo



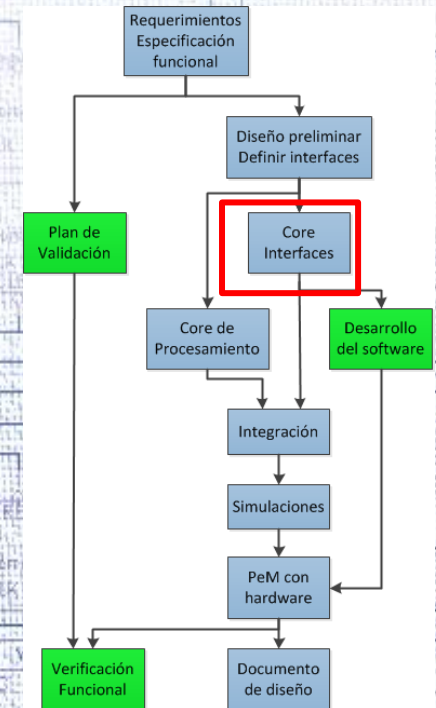
Core de interfaces



- Interfaces con los componentes externos
- Interfaz de depuración (UART, JTAG, etc.)
- Comunicación interna con buses estándar (Wishbone, AMBA, etc)

Permite validar:

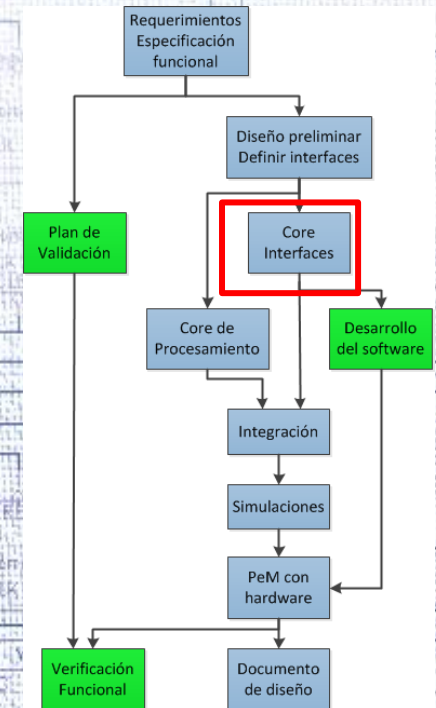
- Timing
- Niveles eléctricos
- Protocolos
- Software
- Señales de clock



Buses estándar:

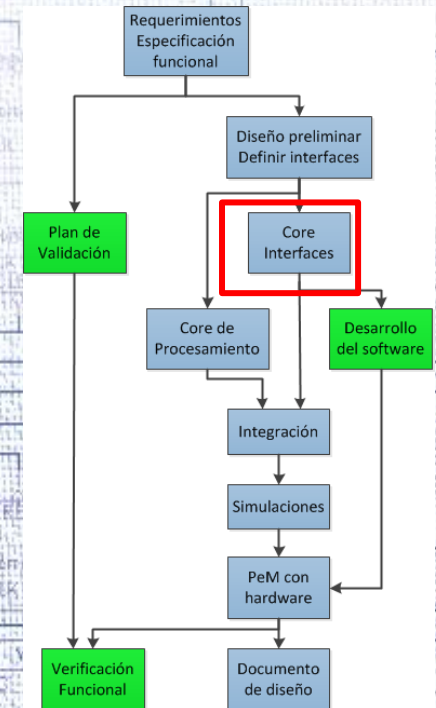
- Wishbone
- AMBA3: AHB Multilayer, APB
- AMBA4: AXI, AXI stream

- Compatibilidad
- Reusabilidad
- Escalabilidad

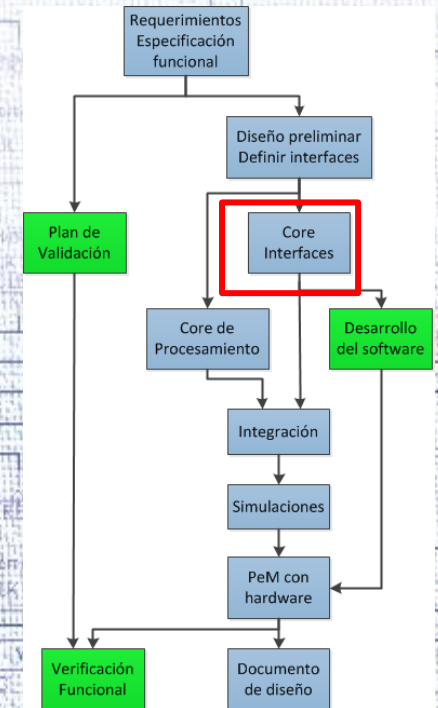
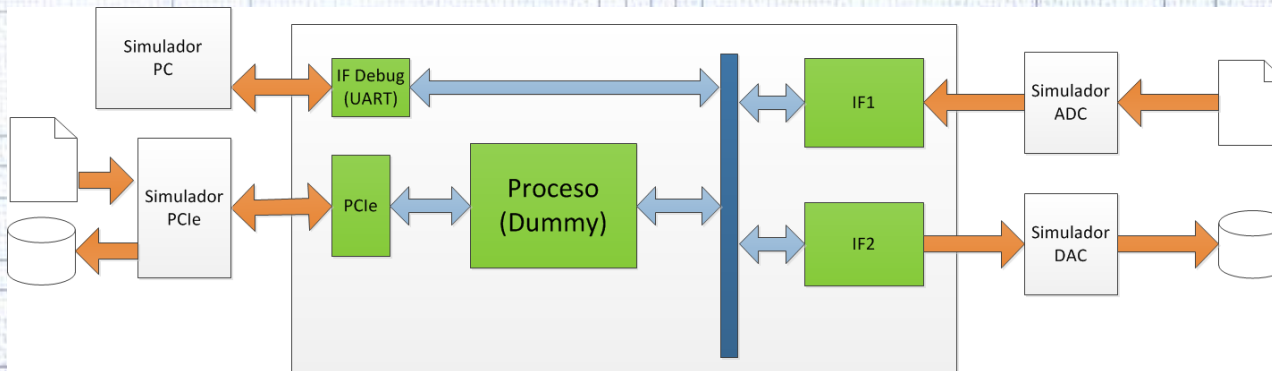


Interfaz de depuración:

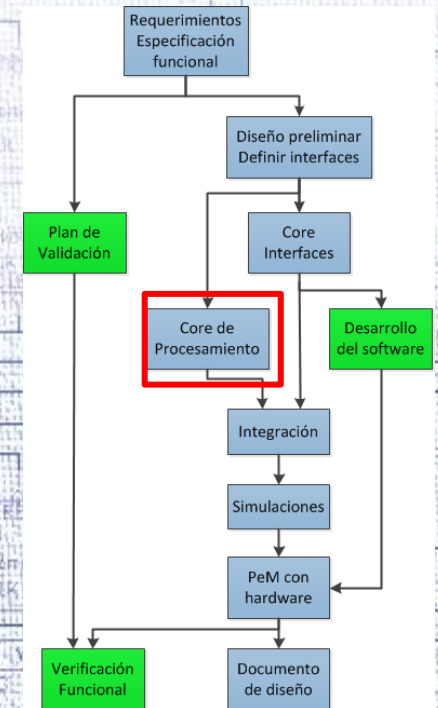
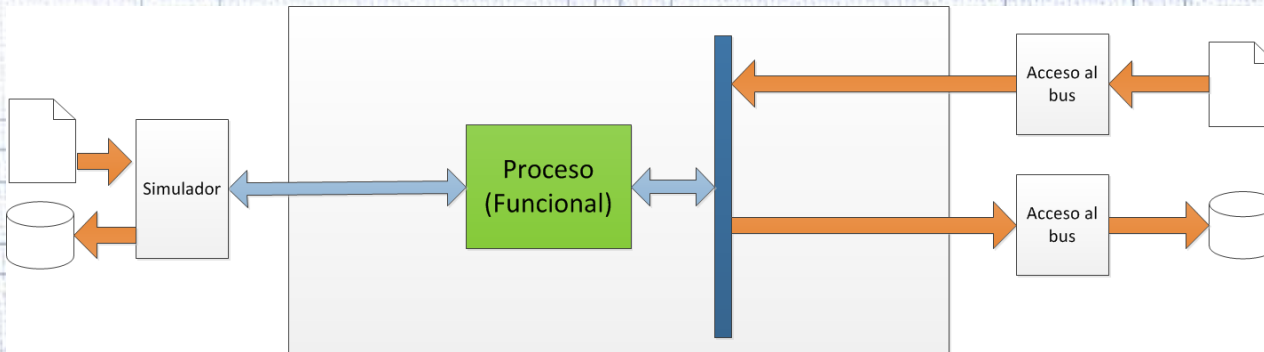
- Agrega visibilidad al interior del core
- Acceso a registros con valores conocidos
- Configuración de generadores internos de datos
- Lectura de datos generados
- UART <-> USB (FTDI, Cypress, Silabs...)



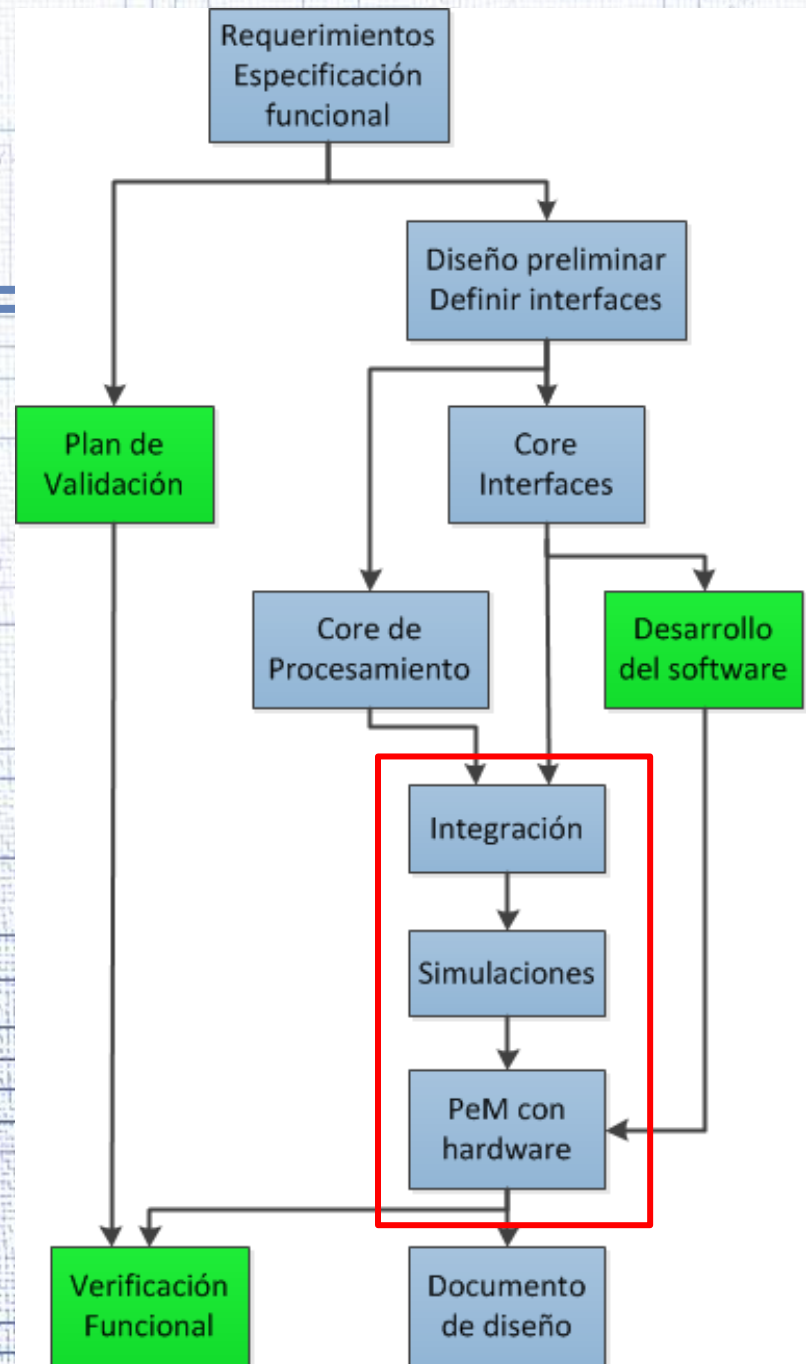
Testbench



Core de procesamiento



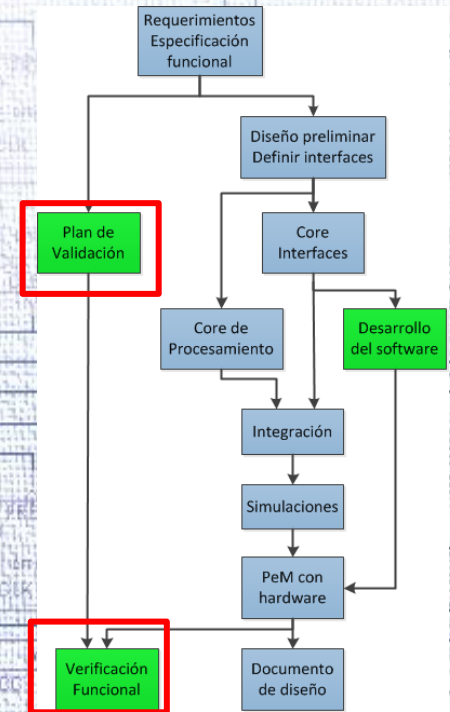
Integración, Puesta en Marcha



Además de funcional:

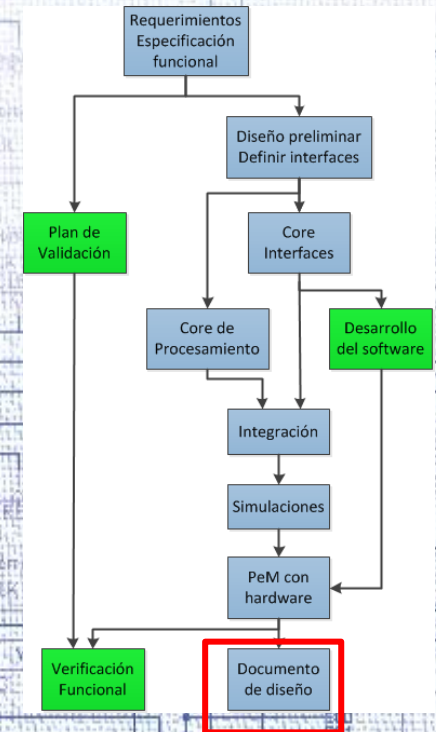
- Casos extremos
- Casos aleatorios
- Cobertura de código

Reporte de Verificación



Documento de diseño

- Arquitectura interna
- Descripción de las Interfaces
 - Entradas
 - Salidas
 - Registros
- Rangos de funcionamiento
- Descripción de los cores internos y sus IF



Proyectos espaciales

- Mayor esfuerzo en verificación (tiempo, \$)
- Simulaciones Post Place And Route (PAR)
- Desarrollo con modelos de ingeniería
- Mayor esfuerzo en la documentación
- Revisiones independientes del Diseño, de la Verificación y de la Documentación

Problemas encontrados

- Metaestabilidad
 - Doble/triple registrado
- Comportamiento errático del sistema
 - Verificar interfaces
- Simulación \neq Ensayo
 - Verificar conexiones internas
- Rebotes en señal de entrada
 - Antirrebote
 - Metaestabilidad
 - Verificar interfaces