

---

## Características técnicas del Hardware de la Computadora Industrial Abierta Argentina

### 1. Introducción

En el presente documento se describen las características de Hardware que poseerá la Computadora Industrial Abierta Argentina (CIAA). El hardware comprende los componentes físicos de la computadora industrial, dispositivos electrónicos, características eléctricas e interfaces de comunicación.

### 2. Equipo técnico a cargo del desarrollo de hardware de la CIAA

- Responsable: Ing. Pablo Ridolfi (FIUBA, UTN-FRBA, UTN-FRH, Unitec Blue)
- Subresponsable: Ing. Ignacio Zaradnik (UNLaM, Electrocomponentes S.A., ACSE)

#### Colaboradores:

- Ing. Jerónimo Atencio (UTN-FRBA, FIUBA)
- Ing. Dario Baliña (Vortex)
- Ing. Alejandro Celery (UTN-FRBA, FIUBA)
- Ing. Rafael Charro (ARROW/Argentina)
- Ing. Juan Manuel Cruz (UTN-FRBA, FIUBA, ACSE)
- Ing. Daniel Di Lella (ARROW/Argentina, EduDevices)
- Ing. Leandro Francucci (Vortex)
- Ing. Alejandro Furfaro (UTN-FRBA, FCEyN-UBA, FIUBA)
- Ing. Jorge Osio (UNLP, UNAJ)
- Ing. Martín Ribelotta (Emtech)
- Ing. Sergio Scaglia (NXP Semiconductors)
- Ing. Juan Martín Semegone (Arsultra S.A.)
- Sr. Dante Starkloff (ASSISI)

### 3. Especificaciones técnicas

#### 3.1. Microcontrolador (MCU)

Para la selección del microcontrolador el equipo de trabajo consideró adecuado utilizar un diseño basado en arquitectura ARM, por ser esta la más popular en el ecosistema argentino. En este contexto además se optó por utilizar alguna de las líneas más modernas de ARM (Arquitectura ARM versión 7), es decir los Cortex-A, los Cortex-R o los los Cortex-M<sup>1</sup>. En primera instancia, la línea de Cortex-R fue descartada por no estar muy difundida en el mercado nacional.

Se consideró además prudente utilizar en el diseño un microcontrolador cuya arquitectura esté diseñada y orientada específicamente a aplicaciones embebidas industriales con requerimientos de tiempo real (CPU determinístico), pero que a la vez se garantice que el microcontrolador elegido sea

---

<sup>1</sup> En este enlace se observa el número de licenciatarios por familia Cortex:

<http://www.arm.com/products/processors/licensees.php>

Descripción general de la arquitectura ARMv7: <http://www.arm.com/products/processors/index.php>

útil para la muchas de las aplicaciones industriales actuales y futuras que se desarrollen el país. Por esta razón se observó la conveniencia de que el microcontrolador incluya FPU y DSP, y que posea cierta capacidad mínima de cómputo.

A la vez se propuso restringir la elección para este primer proyecto a un microcontrolador que estuviera disponible en encapsulado LQFP, para simplificar el diseño, montaje y fabricación nacional del PCB.

En consecuencia, ponderando todos estos elementos la decisión fue realizar este primer desarrollo en base a alguna implementación del Cortex-M4 disponible en el mercado local.

A partir de esta decisión el equipo de trabajo propuso una lista de microcontroladores basados en Cortex-M4, que se presentan en la siguiente tabla comparativa:

Modelo	Core	DSP / FPU	Fabricante	CPU Clock [MHz]	RAM [kB]	Flash [kB]	Encapsulado	Precio FOB x1000
STM32F407ZGT	Cortex M4	SI / SI	STMicroelectronics	168	196	1024	LQFP144	9,67309
MK60FN1M0VLQ15	Cortex M4	SI / SI	Freescale	150	128	1024	LQFP144	8,52
ATSAM4E16C	Cortex M4	SI / SI	ATMEL	120	128	1024	LQFP100	7,5
ATSAM4E16E	Cortex M4	SI / SI	ATMEL	120	128	1024	LQFP144	9,048
LPC4337JBD144	Cortex-M4 + Cortex-M0	SI / SI	NXP	204	136	1024	LQFP144	8,645

Luego se decidió evaluar cada modelo teniendo en cuenta los siguientes criterios:

- Know-How: Nivel de conocimiento del microcontrolador, si es utilizado en empresas y universidades.
- Prestaciones: Características técnicas relevantes como capacidad de memoria, frecuencia de clock, capacidad de procesamiento DSP, unidad de punto flotante, etc.
- Disponibilidad local: Existencia de distribuidores locales, en lo posible más de uno.
- Precio: FOB en dólares estadounidenses, por mil unidades.

A cada criterio se le asignó un valor de ponderación en función de su importancia, acordada por el equipo de trabajo, y finalmente se confeccionó la siguiente tabla, donde a cada microcontrolador se le asignó un puntaje de 1 a 5 para cada criterio:

Categoría	Know-How	Prestaciones	Disponibilidad local	Precio	Puntaje total
<b>Ponderación</b>	<b>0,4</b>	<b>0,2</b>	<b>0,3</b>	<b>0,1</b>	
LPC4337JBD144	5	4	3	4	4,1
STM32F407ZGT6	5	4	3	3	4
MK60FN1M0VLQ15	3	3	5	5	3,8
ATSAM4E16C	3	3	5	4	3,7
ATSAM4E16E	3	3	5	3	3,6

Se observa que el MCU con mayor puntaje es el LPC4337. Aún así, el STM32F407 es ampliamente conocido en el ambiente académico y privado, al mismo tiempo que el K60 está disponible en el

mercado local a través de dos distribuidores (Electrocomponentes y ARROW), que a su vez cuentan con un equipo de ingeniería especializado particularmente en esta familia de microcontroladores. Es por ello que luego de varias deliberaciones el equipo técnico llegó a la conclusión que es posible desarrollar en paralelo tres versiones de la CIAA, con cada uno de los microcontroladores mencionados (LPC4337, STM32F407 y K60), que sean idénticas en cuanto a periféricos y conectividad, pero que el usuario final pueda optar por el MCU/Fabricante con el cual se encuentre más habituado o bien desee incursionar para un nuevo desarrollo. Si bien esto puede repercutir en mayor carga de trabajo para el firmware, los recursos que se liberen una vez diseñado el hardware pueden ser dedicados a la implementación de la interfaz HAL (Hardware Abstraction Layer) correspondiente a cada MCU, para que luego el firmware pueda ser portable a cualquiera de estos microcontroladores y eventualmente a cualquier otra arquitectura de microprocesador.

Cabe aclarar que se consideró la opción de realizar un PCB con los periféricos a modo de placa madre, y luego otra placa más pequeña con el MCU y las memorias, que sea intercambiable. Esta opción terminó siendo desestimada dado el problema que el conexionado pueda causar en un ambiente industrial: si no se utilizan conectores PCB-to-PCB adecuados, sumado a un correcto soporte mecánico, se pueden acumular partículas de polvo que terminan afectando el conexionado entre ambas partes y por lo tanto la confiabilidad del sistema. Otro asunto a considerar es el relacionado al costo agregado que implica implementar este esquema de dos PCBs. Además, es entendible que los usuarios finales que vayan a utilizar la CIAA como parte de un desarrollo industrial, prefieran disponer del sistema completo en un único PCB que esté listo para ser conectado y programado, sin realizar soldaduras ni montajes adicionales.

Al mismo tiempo, será tarea del equipo de hardware desarrollar la especificación de las placas de expansión, aclarando los protocolos destinados a la comunicación entre la CIAA y dichas expansiones y proveyendo diseños de referencia que estarán disponibles junto con la documentación del sistema.

Es importante destacar también que, en general, los tres microcontroladores seleccionados disponen de:

- Herramientas de desarrollo gratuitas, o con licencias limitadas pero que admiten el desarrollo de firmware de producción (LPCXpresso, CoCoX, Eclipse, GCC, OpenOCD, CodeWarrior).
- Kits de desarrollo de bajo costo, por debajo de los US\$100.-, acompañados por una variedad de diseños de hardware de referencia.
- Amplio conocimiento de los mismos por la comunidad de embebidos<sup>32</sup> y universidades e instituciones participantes en el proyecto.
- Comunidades online a nivel mundial con amplio soporte y de acceso gratuito.
- Stacks RTOS, USB, TCP/IP open-source de diferentes desarrolladores.
- Encapsulado LQFP, que no requiere más de 4 capas en el PCB para un fan-out adecuado.

Además la CIAA incluirá, como soporte al MCU:

- Expansión de la memoria RAM mediante el montaje de una SDRAM externa.
- EEPROM I2C para guardado de datos del usuario y de calibración.

- Conector JTAG/SWD para debugging directo sobre el MCU.
- Debugger integrado JTAG con chip FT2232.

### **3.2. Diseño y fabricación de la Placa de Circuito Impreso (PCB)**

- Se utilizará tecnología multicapa (4 capas, ya que existen proveedores locales capaces de fabricarlas).
- El software de diseño será KiCAD.
- Para documentación y control de versiones se utilizarán servicios de wiki y git o mercurial.

Para el desarrollo puntual de cada PCB, según lo descrito en la sección 3.1, se formarán equipos de trabajo que serán coordinados por miembros del equipo técnico. Los mismos serán descritos en la sección 4.

### **3.3. Interfaces de Comunicación:**

- Ethernet (mediante conector RJ45).
- USB On-The-Go\* (mediante conector microAB).
- CAN\*\* (mediante bornes).
- RS232 (mediante conector DB9).
- RS485 (mediante bornes).
- Interfaz para memoria microSD.

\* La interfaz USB facilita el uso inicial de la CIAA para proyectos estudiantiles o académicos, donde la plataforma se suele utilizar conectada a una PC que le provea alimentación. A medida que avancen las versiones del firmware, se irá dando soporte USB progresivamente (device, host, on-the-go).

\*\* La interfaz CAN estará disponible para expansiones de nivel industrial y un protocolo de red definido en el firmware, o bien desarrollado por el usuario.

### **3.4. Entradas/Salidas discretas por bornera:**

- Entradas digitales, hasta 30V(CC).
- Entradas analógicas, de Voltaje (0-10V) y Corriente (4-20mA).
- Salidas digitales, a relé (C,NC,NO) y Open-Drain.
- Puertos de comunicación SPI e I2C.
- GPIOs del MCU que no se usen se rutearán a headers hembra dual row de 2.54mm de pitch para conexión de periféricos externos adicionales.

### **3.5. Fuente de alimentación:**

- Entrada por bornes y conector CC hasta 30V(CC), típico 24V, salidas de 5V y 3.3V. Estos rails estarán disponibles en los conectores de expansión con las protecciones de corriente adecuadas.
- Reguladores seleccionados: LM2596 para 24V a 5V, 3A y NCP1117DT33 para 5V a 3.3V, 1A.

Se han elegido reguladores conmutados dado su mejorado rendimiento respecto a los lineales, además ya están ampliamente adoptados en el mercado local.

### 3.6. Gabinete opcional:

El PCB será diseñado para poder ubicarse dentro de un gabinete en caso que el usuario lo requiera. Los posibles modelos son:

- PHOENIX Contact, serie BC:

[http://www.phoenixcontact.com/global/pcb-connection/224\\_35923.htm](http://www.phoenixcontact.com/global/pcb-connection/224_35923.htm)

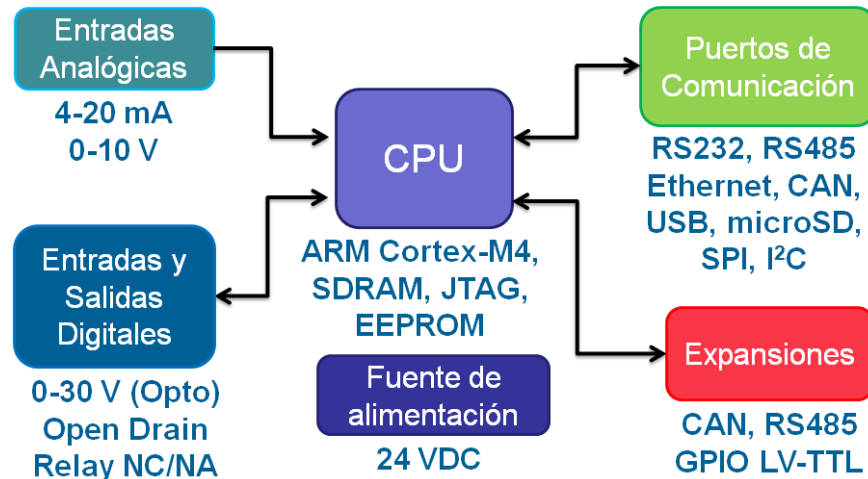
[http://www.phoenixcontact.com/global/pcb-connection/224\\_38168.htm](http://www.phoenixcontact.com/global/pcb-connection/224_38168.htm)

- Fabricados por Chillemi Hnos.:

<http://www.chillemihnos.com.ar/espanol/catalogo/rd20t.htm>

<http://www.chillemihnos.com.ar/espanol/catalogo/840t.htm>

Se resume lo descrito en la presente sección con un diagrama en bloques:



## 4. Tareas para el desarrollo del hardware

En esta sección se describen los aportes concretos que cada equipo realizará para el diseño del hardware:

### 4.1 Diseño del esquemático correspondiente al microcontrolador

En este esquemático se considera también la memoria SDRAM externa, la memoria EEPROM I2C externa y el circuito de debug. Los equipos a cargo del diseño de cada esquemático y del seguimiento de cada versión de la CIAA serán:

- CIAA/LPC4337:

- Ing. Pablo Ridolfi (FIUBA, UTN-FRBA, UTN-FRH, Unitec Blue)
- Gustavo Zeitune y equipo (ADOX S.A.)
- Msc. Guillermo Guichal y equipo (Emtech)
- Ing. Sergio Scaglia (NXP Semiconductors)

- CIAA/STM32F407:
  - Msc. Guichal Guichal y equipo (Emtech)
  - Ing. Juan Martín Semegone (Arsultra)
- CIAA/K60:
  - Ing. Dario Baliña e Ing. Leandro Francucci (Vortex)
  - Ing. Ignacio Zaradnik (Electrocomponentes)

#### **4.2. Diseño de los esquemáticos correspondientes a periféricos y fuente de alimentación**

Dado el número de recursos humanos disponibles para el desarrollo de hardware, se ha decidido separar el diagrama esquemático en bloques funcionales que serán diseñados en paralelo, para luego ser integrados al esquemático del MCU (sección 4.1). Dichos bloques funcionales y las personas a cargo de su diseño serán los siguientes:

- Esquemático de referencia para placa de expansión (sección 3.1)
  - Ing. Alejandro Celery (UTN-FRBA, FIUBA)
- Ethernet (sección 3.3)
  - Gustavo Zeitune y equipo (ADOX S.A.)
  - Ing. Dario Baliña (Vortex)
  - Ing. Leandro Francucci (Vortex)
- USB On-The-Go y microSD (sección 3.3)
  - Gustavo Zeitune y equipo (ADOX S.A.)
  - Ing. Dario Baliña (Vortex)
  - Ing. Leandro Francucci (Vortex)
- CAN, RS232 y RS485 (sección 3.3)
  - Gustavo Zeitune y equipo (ADOX S.A.)
  - Ing. Dario Baliña (Vortex)
  - Ing. Leandro Francucci (Vortex)
- Entradas/Salidas digitales y analógicas (sección 3.4)
  - Federico Salguero (Ryotech)
  - Ing. Jorge Osio (UNLP, UNAJ)
  - Javier Goglino
- Sockets de expansión GPIO/SPI/I2C (sección 3.4)
  - Federico Salguero (Ryotech)
  - Ing. Jorge Osio (UNLP, UNAJ)
- Fuente de alimentación y protecciones de rails (sección 3.5)
  - Federico Salguero (Ryotech)
  - Ing. Jorge Osio (UNLP, UNAJ)

Finalmente, los miembros del comité técnico responsables de Hardware estarán encargados de la integración de los esquemáticos, a fin de asegurar la correcta vinculación entre los diferentes bloques funcionales.

## 5. Diseño y fabricación de la Placa de Circuito Impreso

Una vez definido el diagrama esquemático de las tres versiones de la CIAA, los equipos de trabajo detallados a continuación comenzarán el diseño del PCB. Dicho diseño debe respetar número de capas (sección 3.2), conectores (secciones 3.3, 3.4 y 3.5), y factor de forma de manera tal de compatibilizar el circuito impreso con los gabinetes descritos en la sección 3.6.

Para la supervisión de los diseños los responsables de hardware contarán con la asistencia de Dante Starkloff (Director de ASSISI S.R.L.), con amplia experiencia en técnicas de DFM (Design For Manufacturing).

### - Diseño PCB CIAA/LPC4337:

- Ing. Pablo Ridolfi (FIUBA, UTN-FRBA, UTN-FRH, Unitec Blue)
- Gustavo Zeitune y equipo (ADOX)
- Msc. Guillermo Guichal y equipo (Emtech)
- Federico Salguero (Ryotech)
- Ing. Jorge Osio (UNLP, UNAJ)
- Ing. Sergio Scaglia (NXP Semiconductors)

### - Diseño PCB CIAA/STM32F407:

- Msc. Guichal Guichal y equipo (Emtech)
- Ing. Juan Martín Semegone (Arsultra)

### - Diseño PCB CIAA/K60:

- Ing. Dario Baliña e Ing. Leandro Francucci (Vortex)
- Ing. Ignacio Zaradnik (Electrocomponentes)
- Federico Salguero (Ryotech)
- Ing. Jorge Osio (UNLP, UNAJ)