



Asociación Civil para la Investigación,  
Promoción y Desarrollo de los  
Sistemas Electrónicos Embebidos

**Quinta Escuela para la Enseñanza de Sistemas Embebidos  
Horco Molle – Yerba Buena – Tucumán 2015**

Referencia: Información preliminar de la  
5ta Escuela de Sistemas Embebidos

Horco Molle, Setiembre de 2015

Estimados integrantes de la RUSE

Por medio de la presente, nos dirigimos a ustedes con el fin de acercarles algunos detalles acerca de la organización de la 5ta Escuela para la Enseñanza de los Sistemas Embebidos a realizarse la semana del 21 al 25 de setiembre de 2015 en la localidad de Horco Molle, Yerba Buena, Tucumán.

Las instituciones organizadoras son la Facultad de Ciencias Exactas y Tecnología de la Universidad Nacional de Tucumán y la Facultad Regional Tucumán de la Universidad Tecnológica Nacional.

**Integrantes FACET UNT– FRT UTN  
Comité Organizador  
Quinta Escuela de Sistemas Embebidos**



## ÍNDICE DE CONTENIDOS

Índice de Contenidos.....	2
Introducción .....	3
Vacantes .....	3
Ubicación de las sedes .....	3
Accesos .....	3
Alojamiento .....	4
Aeropuerto .....	4
Terminal de Ómnibus .....	5
Oferta de cursos y workshop.....	5
Cronograma de cursos y workshop .....	6
Programas de los cursos y workshop.....	7
1) Introducción a la programación de la CIAA y la EDU-CIAA en lenguaje C (sin RTOS).....	7
2) Programación de la CIAA y EDU-CIAA con CIAA-Firmware y RTOS (Free-OSEK) 10	
3) Introducción a Linux Embebido .....	12
4) Introducción a los Dispositivos Lógicos Programables (FPGAs y HDLs).....	14
5) Workshop: Programando la CIAA como un PLC: Introducción a IDE4PLC sobre la EDU-CIAA.....	17
Sobre los costos .....	17
a) Costo por persona por día para no residentes:.....	17
b) Costo por persona por día para residentes: .....	17
c) Costo del workshop.....	17
Instructivo de pago.....	17
Sobre el servicio de catering .....	19



## INTRODUCCIÓN

### VACANTES

Se dispone de 100 vacantes, que serán asignadas principalmente a docentes de las unidades académicas pertenecientes a la RUSE, priorizando la participación de la mayor cantidad de Unidades Académicas posibles, pero también se habilitará la inscripción a los profesionales que estén interesados en participar

### UBICACIÓN DE LAS SEDES

Las unidades académicas correspondientes para ser sedes de la Tercera Escuela de Sistemas Embebidos se ubican en la Ciudad de San Miguel de Tucumán.

Facultad de Ciencias Exactas y Tecnología UNT: Avda. Independencia 1800 - C.P. 4000 - Tucumán (Rep. Argentina)

Facultad Regional Tucumán UTN: Rivadavia 1050 - CPA T4001JJD - Tucumán (Rep. Argentina)

### ACCESOS

Las rutas troncales de la provincia son: la Nacional 38, la Nacional 9 y la Provincial 301.

La Ruta Nacional 9 se introduce en Tucumán desde Santiago del Estero y luego de pasar por la capital sigue hacia el norte hasta la provincia de Salta.

La Ruta Nacional 38 penetra por el límite en Catamarca, en la localidad de La Viña y cruza el territorio de la provincia por la llanura hasta la capital, pasando por las ciudades de Juan B. Alberdi, Aguilares, Concepción, Monteros, Famaillá y Lules.

La Ruta Provincial 301 se dirige al sudeste por Bella Vista y luego se transforma en Ruta 157 por Río Colorado, Simoca, Monteagudo, La Madrid, Taco Ralo, hasta el límite con Santiago del Estero en San Pedro de Guasayán.

Otras carreteras provinciales vinculan la capital con el interior de la Provincia. La más significativa, desde el punto de vista turístico, es la 307 que conduce a los Valles Calchaquíes.





Asociación Civil para la Investigación,  
Promoción y Desarrollo de los  
Sistemas Electrónicos Embebidos

Quinta Escuela para la Enseñanza de Sistemas Embebidos  
Horco Molle – Yerba Buena – Tucumán 2015

## ALOJAMIENTO

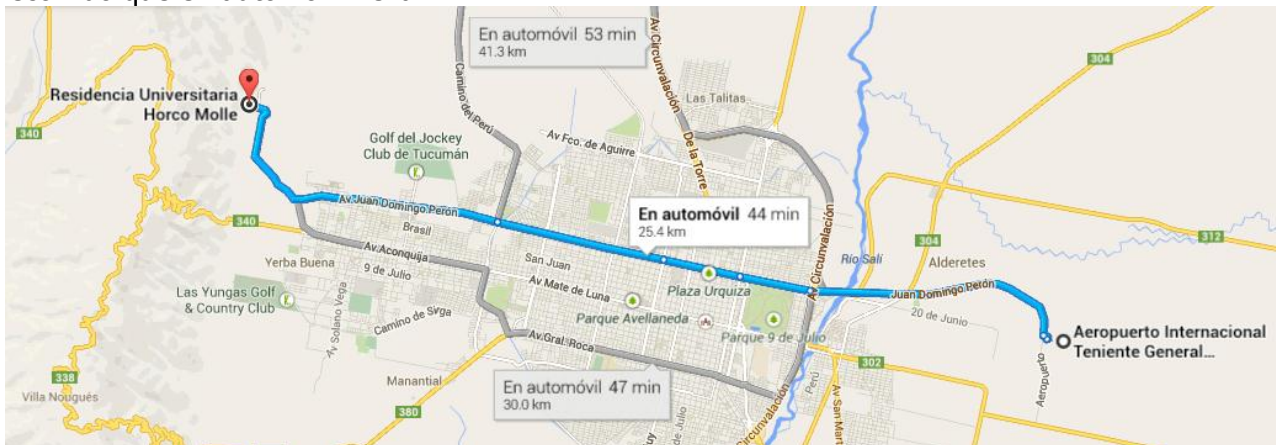
Se propone a la Residencia Universitaria ubicada en Horco Molle - (CP 4107) Yerba Buena - Tucumán (República Argentina).

Ubicada a 15 Km de San Miguel de Tucumán y a 650m sobre el nivel del mar se encuentra rodeada por el esplendor de las Yungas o selva de montaña, una de las selvas con mayor biodiversidad del mundo, con 70 especies de mamíferos y 200 de aves, entre ellos palomas, lechuzas, picaflores, loros, corzuelas, pecaríes, mayuatos y felinos.



## AEROPUERTO

La distancia entre el aeropuerto Internacional Benjamín Matienzo y la Residencia es de 25.4Km recorrido que en automóvil lleva 44min.





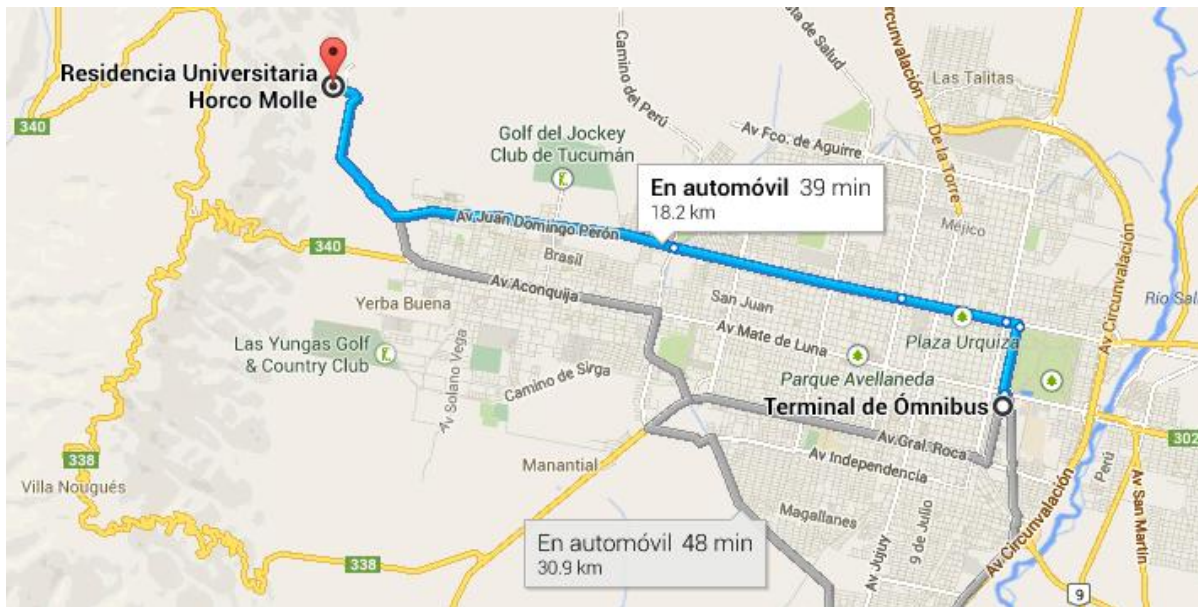
Taxi desde aeropuerto hasta la Residencia de Horco Molle: costo aproximado 250\$

## TERMINAL DE ÓMNIBUS

La distancia entre la terminal de ómnibus y la Residencia es de 18.2Km recorrido que en automóvil lleva 39min.

Línea interurbana de ómnibus: Línea 100 – Ramal Horco Molle por Santiago. Parada Av. Brígido Terán al 100

Taxi desde Terminal hasta la Residencia de Horco Molle: costo aproximado 180\$



## OFERTA DE CURSOS Y WORKSHOP

Actualmente se está gestionando que todos los cursos de la escuela sean avalados como cursos de posgrado de la Universidad Nacional de Tucumán-Facultad de Ciencias Exactas y Tecnología.

- 1) Introducción a la programación de la CIAA y la EDU-CIAA en lenguaje C (sin RTOS) - Ing. Juan Manuel Reta – Ing. Eduardo Filomena – UNER
- 2) Programación de la CIAA y EDU-CIAA con CIAA-Firmware y RTOS (Free-OSEK) - Ing. Esteban Volentini – UNT
- 3) Introducción a Linux Embebido (con prácticas sobre Beaglebone Black y la CIAA) – Luciano Diamand – UNR
- 4) Introducción a los Dispositivos Lógicos Programables (FPGAs y HDLs) – Lucio Martínez Garbino – UTN-FRUBA



5) **Workshop:** Programando la CIAA como un PLC: Introducción a IDE4PLC sobre la EDU-CIAA. - Ing. Gerardo Sager (UNLP)

**Nota:** Todos los cursos requieren el empleo de una computadora personal por participante. Por lo tanto, es altamente recomendable asistir a la escuela con computadora personal propia.

### CRONOGRAMA DE CURSOS Y WORKSHOP

	Lunes 21 de setiembre	Martes 22 de setiembre	Miércoles 23 de setiembre	Jueves 24 de setiembre	Viernes 25 de setiembre
9 a 13 hs	Programación CIAA en lenguaje C (S/RTOS)	Programación CIAA en lenguaje C (S/RTOS)	Programación CIAA en lenguaje C (S/RTOS)	Programación CIAA en lenguaje C (S/RTOS)	Programación CIAA en lenguaje C (S/RTOS)
	Programación CIAA con CIAA-Firmware y RTOS (Free-OSEK)	Programación CIAA con CIAA-Firmware y RTOS (Free-OSEK)	Programación CIAA con CIAA-Firmware y RTOS (Free-OSEK)	Programación CIAA con CIAA-Firmware y RTOS (Free-OSEK)	Programación CIAA con CIAA-Firmware y RTOS (Free-OSEK)
	Linux Embebido	Linux Embebido	Linux Embebido	Linux Embebido	Linux Embebido
	Dispositivos Lógicos Programables (FPGAs y HDLs)	Dispositivos Lógicos Programables (FPGAs y HDLs)	Dispositivos Lógicos Programables (FPGAs y HDLs)	Dispositivos Lógicos Programables (FPGAs y HDLs)	Dispositivos Lógicos Programables (FPGAs y HDLs)
	Receso	Receso	Receso	Receso	Receso
15:30 a 19:30 hs	Programación CIAA en lenguaje C (S/RTOS)	Programación CIAA en lenguaje C (S/RTOS)	Programación CIAA en lenguaje C (S/RTOS)	Programación CIAA en lenguaje C (S/RTOS)	<b>Workshop hands-on</b> Programando la CIAA como un PLC mediante IDE4PLC  (los participantes deben traer su propia notebook)
	Programación CIAA con CIAA-Firmware y RTOS (Free-OSEK)	Programación CIAA con CIAA-Firmware y RTOS (Free-OSEK)	Programación CIAA con CIAA-Firmware y RTOS (Free-OSEK)	Programación CIAA con CIAA-Firmware y RTOS (Free-OSEK)	
	Linux Embebido	Linux Embebido	Linux Embebido	Linux Embebido	
	Dispositivos Lógicos Programables (FPGAs y HDLs)	Dispositivos Lógicos Programables (FPGAs y HDLs)	Dispositivos Lógicos Programables (FPGAs y HDLs)	Dispositivos Lógicos Programables (FPGAs y HDLs)	
19:45 a 20:45 hs	Acto apertura	Tema Libre	Escuelas	Taller RUSE	-----



## PROGRAMAS DE LOS CURSOS Y WORKSHOP

### 1) Introducción a la programación de la CIAA y la EDU-CIAA en lenguaje C (sin RTOS)

*Programación de la Computadora Industrial Abierta Argentina en su versión Educativa (EDU-CIAA) en lenguaje C (sin sistema operativo)*

#### Fundamentos:

Este curso forma parte de una oferta de cursos sobre la primera computadora industrial abierta argentina (CIAA) de la Red Universitaria de Sistemas Embebidos (RUSE). Ofrece una formación completa y claramente profesionalizadora en implementación de aplicaciones industriales sobre la plataforma CIAA empleando lenguaje C. Además, proporciona las herramientas necesarias para desarrollar aplicaciones en distintos escenarios profesionales. Se remarca la importancia del uso de capas de abstracción de hardware tales como la biblioteca de funciones LPCOpen, el desarrollo, manejo de drivers, y la estandarización de interfaces (POSIX - <http://pubs.opengroup.org/onlinepubs/9699919799/>).

El curso destina a profesionales y docentes universitarios de todo el país cuyo objetivo es que puedan incorporar en su formación conceptos básicos de la manera de programar la CIAA sin emplear un sistema operativo de tiempo real

#### Objetivos:

- Analizar las principales características de la arquitectura de los microcontroladores ARM Cortex M4 en general y del LPC4337 en particular.
- Estudiar el hardware de la EDU-CIAA-NXP y de la CIAA-NXP.
- Presentar herramientas de gestión de repositorio.
- Comprender los pasos de instalación del IDE de la CIAA
- Analizar en forma general el estándar POSIX y sus ventajas.
- Presentar el concepto de capa de abstracción de hardware (HAL) y ejercitar con la biblioteca LPCOpen.

**Dirigido a:** Docentes y Profesionales del área de ingeniería electrónica, bioingeniería, ingeniería en computación y carreras afines.

#### Docentes:

- Bioingeniero Juan Manuel Reta (jmreta@bioingenieria.edu.ar)  
Profesor Adjunto de Sistemas de Adquisición y Procesamiento de Señales de la Facultad de Ingeniería de la U.N.E.R.  
Presidente de la R.U.S.E.
- Mg. Bioingeniero Eduardo Filomena (efilomena@bioingenieria.edu.ar)  
Profesor Titular de Electrónica Digital de la Facultad de Ingeniería de la U.N.E.R.  
Socio fundador de CIMA Electromedicina  
Responsable del Proyecto "EDU-CIAA"



**Conocimientos previos de admisión:** Conocimientos básicos de arquitectura y programación de microprocesadores y lenguaje C.

**Nro. Inscriptos:** Mínimo 5, hasta 40 alumnos.

**Contenidos Mínimos:**

Gestión de repositorios  
Hardware Abstraction Layer (HAL) - La biblioteca LPCOpen  
Arquitectura del Firmware de la CIAA  
CIAA IDE  
La herramienta de gestión GNU - Make  
Características del compilador GCC y el depurador GDB.  
El estándar POSIX  
Arquitectura del microcontrolador LPC 4337 - Arquitectura ARM Cortex M4.  
Hardware de la EDU-CIAA y CIAA

**Programa**

	Lunes	Martes	Miércoles	Jueves	Viernes
<b>Mañana</b>	<b>T1:</b> Hardware Abstraction Layer (HAL) - LPCOpen Estructura CIAA Firmware C para embebidos. La herramienta Make	<b>T2:</b> Gestión de repositorios y Arquitectura del Firmware de la CIAA.	<b>T3:</b> Hardware de CIAA y EDU-CIAA. <b>P3:</b> Salida analógica (DA)	<b>T4:</b> Arquitectura de LPC 4337 y CORTEX M <b>P5:</b> Transmisión de datos a través de Puerto Serie (UART).	<b>T5:</b> El estándar POSIX. <b>P5:</b> Manejo de Puertos con POSIX <b>EVALUACIÓN</b>
<b>Tarde</b>	<b>P1:</b> Compilación, Grabación y Depuración – Manejo de Puertos.	<b>P2:</b> Manejo de Interrupciones Temporizadas.	<b>P4:</b> Conversión AD con Interrupciones Temporizadas	<b>P5:</b> Transmisión de datos a través de Puerto Serie (UART)	

**Teorías**

- T1: Hardware Abstraction Layer (HAL) - LPCOpen Estructura del CIAA Firmware - La herramienta Make
- T2: Gestión de repositorios  
Arquitectura del Firmware de la CIAA
- T3: Hardware de la CIAA y de la EDU-CIAA
- T4: Arquitectura del LPC 4337 y de CORTEX M.
- T5: POSIX

**Prácticas propuestas**

- Práctica 1: Blinking con Retardo.
- Práctica 2: Blinking con Interrupciones Temporizadas.
- Práctica 3: Generación de Señales Analógicas (Conversión DA).
- Práctica 4: Adquisición de datos – AD con Interrupciones Temporizadas.
- Práctica 5: Transmisión de datos adquiridos a través del Puerto Serie (UART).





Práctica 6: Blinking con POSIX.

**Duración:** 40 horas.

**Fecha de inicio:** 21 Septiembre de 2015.

**Fecha de finalización:** 25 Septiembre de 2015.

**Metodología:** Clases teóricas y clases prácticas en modalidad hands-on, utilizando placas EDU\_CIAA\_NXP con microcontrolador LPC4337JBD144 perteneciente a la familia ARMv7-M. Al finalizar el curso, los alumnos serán evaluados con un ejercicio integrador y preguntas teóricas correspondientes a los temas vistos.

**Materiales:** Aula con la capacidad y comodidad adecuada:

- 20 computadoras con conexión a Internet.
- EDU\_CIAA\_NXP, una por cada computadora, incluyendo cable USB-A a micro USB-.
- Pizarrón.
- Cañón para proyección.

#### **Bibliografía:**

- ARM Limited - ARMv7-M Architecture Reference Manual, [en línea], [Fecha de consulta: 07 de septiembre de 2015]. Disponible en:  
<http://infocenter.arm.com/help/index.jsp?topic=/com.arm.doc.ddi0403e.b/index.html>
- Sergio Caprile Desarrollo con microcontroladores ARM Cortex M3, 1ª edición, Buenos Aires Puntolibro ISBN 978-987-28720-0-7.
- Joseph Yiu The Definitive Guide to ARM® Cortex®-M3 and Cortex®-M4 Processors, 3a edición, Newnes Elsevier, ISBN-13: 978-0-12-408082-9 (2014)
- ARM Limited - Cortex M4 Devices - Generic user guide [en línea], [Fecha de consulta: 07 de septiembre de 2015]. Disponible en:  
<http://infocenter.arm.com/help/index.jsp?topic=/com.arm.doc.dui0553a/index.html>
- NXP Support - LPC435x/3x/2x/1x Product Datasheet, [en línea], [Fecha de consulta: 07 de septiembre de 2015]. Disponible en: <https://www.lpcware.com/content/nxpfile/lpc435x3x2x1x-data-sheet-flash-based-parts>
- David Money Harris & Sarah L. Harris Digital Design and Computer Architecture, 2a edición, Editorial Morgan & Kaufmann, ISBN 9780123944245 (2012).
- John L. Hennessy David A. Patterson - Arquitectura de computadores: Un enfoque cuantitativo - 1ª edición, McGraw Hill ISBN: 1-55860-069-8 (1993)
- William Stallings - Organización y arquitectura de computadoras 5ª edición, Prentice Hall (2001) ISBN 84-205-2993-1 -



- Dave Jaggard, "ARM Architecture and Systems", IEEE Micro, vol.17, no. 4, pp. 9-11, July/August 1997, doi:10.1109/MM.1997.612174
- Steve Furber "ARM System Architecture", Addison – Wesley Longman Publishing Co. Inc. Boston, Mass USA 1996 ISBN 0201403528

## **2) Programación de la CIAA y EDU-CIAA con CIAA-Firmware y RTOS (Free-OSEK)**

*Programación en Sistemas Embebidos utilizando un Sistema Operativo de Tiempo Real de código abierto*

### **Fundamentos:**

El curso se organiza en el marco de una serie de actividades de la Red Universitaria de Sistemas Embebidos (RUSE) del CONFEDI. Es una actividad orientada a docentes universitarios de todo el país y su principal objetivo es que puedan incorporar en su formación conceptos elementales sobre la utilización de Sistemas Operativos de Tiempo Real en sistemas embebidos.


Hoy existen muy pocas aplicaciones que empleen sistemas embebidos basados en microcontroladores de 32bits que no utilicen un Sistema Operativo de Tiempo Real (RTOS, por sus siglas en inglés). El RTOS es básicamente una biblioteca de software que es aprovechada por el código del usuario a fin de sumar ciertas características al diseño de su aplicación, como por ejemplo:

- Multitarea cooperativa y/o expropiativa.
- Política de scheduling de procesos orientada a satisfacer requerimientos de respuesta en tiempo real.
- Mecanismos de comunicación entre procesos.

Estas características, entre otras, dotarán a la aplicación embebida de una confiabilidad superior y aumentarán la portabilidad de su código a otras arquitecturas, ya que muchos RTOS disponen de Interfaces de Programación de Aplicaciones (API) basadas en estándares como POSIX (<http://pubs.opengroup.org/onlinepubs/9699919799/>) u OSEK (<http://www.osekvd.org/>), por mencionar ejemplos.

En este contexto nace el proyecto CIAA (Computadora Industrial Abierta Argentina) como una forma de aplicar estos conocimientos en un ambiente real y como medio de difusión de los procesos utilizados actualmente en el mundo para el desarrollo de sistemas embebidos. Por esta razón se propone utilizar la EDUCIAA-NXP como caso de estudio a lo largo del curso y soporte de la parte práctica.

### **Objetivos:**

- Conocer las herramientas y métodos de desarrollo utilizadas actualmente en los proyectos colaborativos de código abierto.
- Incorporar la utilización de los servicios de un RTOS como evolución de la programación tradicional baremetal (sin RTOS).
- Aprender a diferencias entre RTOS dinámicos o estáticos, y en qué casos es conveniente la utilización de cada uno.
- Entender los motivos de las diferentes políticas de scheduling que implementan los RTOS a diferencia de los Sistemas Operativos de propósito general.
- Llevar a cabo ejercicios prácticos que permitan la comprensión de los conceptos teóricos. 



**Dirigido a:** Docentes del área de las ciencias exactas, preferentemente (no excluyente) Ingenieros Electrónicos, en Computación y en Informática.

**Profesor:** Ing. Esteban Daniel Volentini ([evolentini@gmail.com](mailto:evolentini@gmail.com)). Profesor Adjunto e Investigador de la cátedra de Arquitectura de Computadoras en la Universidad Nacional de Tucumán. Gerente Técnico de la firma EQUISER, fabricante de sistemas de control de accesos.

**Condiciones de admisión:** Conocimientos básicos de arquitectura y programación de microprocesadores de 32bits, preferentemente arquitectura ARM y lenguaje C.

**Cantidad Participantes:** Mínimo 3 y máximo 20 alumnos.

**Contenidos mínimos:**

- 1) Herramientas de desarrollo: A) Entorno integrado de desarrollo. B) Repositorios de código y control de versiones.
- 2) Conceptos generales de Sistemas Operativos. A) Tareas, políticas de scheduling y cambio de contexto. B) Gestión de interrupciones y excepciones del procesador. C) Comunicación entre tareas: recursos y eventos.
- 3) Sistema operativo de tiempo real estático. A) OSEK: Un estándar para sistemas operativos de tiempo real. B) Diferencias entre un sistema estático y uno dinámico. C) OIL: archivo de configuración y recursos. D) Estados y tipos de tareas. E) Prioridades. F) Alarmas.
- 4) POSIX: Interface estándar para programación de aplicaciones A) Ventajas de utilizar interfaces estándar. B) Acceso a los dispositivos: open, close, read, write, ioctl. C) Acceso bloqueante y no bloqueante. D) Estructura de los dispositivos y controladores.
- 5) Introducción al testeo de software. A) Tipos de test. B) Test unitarios. C) Mocks y stubs. D) Test de Módulos. E) Test de Sistema.

**Duración:** 40 horas.

**Fecha de inicio:** 21 de setiembre de 2015

**Fecha de finalización:** 25 de setiembre de 2015

**Materiales:**

- Aula con la capacidad y comodidad adecuada.
- 20 computadoras personales estándares con interfaz USB, monitor, teclado y mouse.
- 20 Placas EDU-CIAA-NXP con su cable USB-A a MICRO-USB
- Pizarrón
- Cañón-DataShow para proyección.

**Bibliografía:**

- OSEK Consortium, "OSEK-VDX Operating System - Specification 2.2.3", OSEK/VDX Steering committee, 2005. <http://portal.osek-vdx.org/files/pdf/specs/os223.pdf>
- OSEK Consortium, "OSEK-VDX System Generation - OIL: OSEK Implementation Language - Version 2.5 2.2.3", OSEK/VDX Steering committee, 2004. <http://portal.osek-vdx.org/files/pdf/specs/oil25.pdf>



- Mariano Cerdeiro, "Breve introducción a OSEK-VDX", 2014. [http://www.proyecto-ciaa.com.ar/devwiki/lib/exe/fetch.php?media=desarrollo:firmware:breve\\_introduccio\\_n\\_a\\_osek-vdx.pdf](http://www.proyecto-ciaa.com.ar/devwiki/lib/exe/fetch.php?media=desarrollo:firmware:breve_introduccio_n_a_osek-vdx.pdf)
- Peter Feiler, "Real-Time Application Development with OSEK: A Review of the OSEK Standards," Software Engineering Institute, Carnegie Mellon University, Pittsburgh, Pennsylvania, Technical Note CMU/SEI-2003-TN-004, 2003. <http://resources.sei.cmu.edu/library/asset-view.cfm?AssetID=6383>
- Joachim Denil, Serge Demeyer, Paul de Meulenaere, Kris Vanstechelman, Kurt Maudens, "Wrapping a Real-time Operating System" University of Antwerp, Antwerp, Belgium, 2009. <http://lore.ua.ac.be/Teaching/OnderzoekStageMaster/Papers2009/JoachimDenilOnderzoeksstage1.pdf>
- Minde Zhao, Zhaohui Wu, Guoqing Yang, Wei Cheen, "smartOSEK: A Real-Time Operating System for Automotive Electronics" First International Conference, ICES 2004 LNCS 3605.
- Robert Davis, Nigel Tracery, "Impact Case Study: The world's smallest automotive real-time operating system" Department of Computer Science, University of York, York, UK. <http://www-users.cs.york.ac.uk/~robdavis/papers/ImpactCaseStudyRTOS.pdf>
- "Standard for IEEE Information Technology - Portable Operating System Interface (POSIX(R))" IEEE Computer Society 1003.1-2008 <http://pubs.opengroup.org/onlinepubs/9699919799/>

### **3) Introducción a Linux Embebido**

*Linux en sistemas embebidos*

#### **Fundamentos:**

El curso se organiza en el marco de una serie de actividades de la Red Universitaria de Sistemas Embebidos (RUSE) del CONFEDI. Es una actividad orientada a docentes universitarios de todo el país cuyo principal objetivo es que puedan incorporar en su formación conceptos elementales sobre la utilización del Sistema Operativo Linux en sistemas embebidos.

A partir de las necesidades regionales y en el marco de fomentar la articulación academia industria, que demanda el conocimiento profundo en sistemas digitales cada vez más complejos, para un amplio abanico de especificaciones, con menor costo y en tiempo reducidos.

El ingeniero, por lo tanto, debe conocer dispositivos lógicos modernos, herramientas flexibles de desarrollo, la posibilidad de actualización de diseños y la disminución de los costos del chequeo del producto final. Esto es lo que este curso pretende transmitir desde una perspectiva técnica.

Para ello se propone la construcción de herramientas y el estudio de un sistema basado en Linux que brinde una solución acorde a las necesidades actuales de la tecnología.

#### **Objetivos:**



El objetivo del curso es que el alumno adquiera los conocimientos para identificar aplicaciones en donde la utilización del sistema operativo Linux disminuye los tiempos de desarrollo, ampliando las posibilidades de la aplicación. Para esto se comienza con conceptos de arquitectura, para luego entrar en la elección de la plataforma más adecuada y comenzar a trabajar en base a los puntos enumerados a continuación:

- Generación de herramientas para la construcción del entorno de desarrollo
- Configuración y compilación del Kernel para la plataforma seleccionada
- Desarrollo y depuración de aplicaciones

#### **Dirigido a:**

Docentes de cátedras de las tecnologías aplicadas relacionadas con la programación, diseño e implementación de sistemas digitales de carreras de grado como ingeniería electrónica, en computación, en sistemas y carreras afines.

Especialistas de la Industria con sólidos conocimientos de programación en C y sistemas digitales.

#### **Profesor:**

Ing. Luciano Daniel Diamand (ldiamand@fceia.unr.edu.ar)

Docente de la cátedra Informática Aplicada en la Facultad de Ciencias Exactas, Ingeniería y Agrimensura de la Universidad Nacional de Rosario.

Docente de Posgrado de los cursos de Linux Embebido en la Facultad de Ciencias Exactas, Ingeniería y Agrimensura de la Universidad Nacional de Rosario.

#### **Conocimientos previos de admisión:**

Conocimientos básicos sobre Linux y manejo de línea de comandos. Programación en lenguaje C.

**Nro. Inscriptos:** Mínimo 3, hasta 20 alumnos.

#### **Contenidos mínimos:**

1. Introducción a Linux Embebido.
2. Bibliotecas de C. Configuración y compilación de un cross-toolchain
3. Bootloaders
4. Kernel de Linux. Configuración y cross-compilación del mismo
5. Creación de un root filesystem básico
6. Sistemas de archivos
7. Desarrollo y depuración de una aplicación

**Duración:** 40 horas.

**Fecha de inicio:** 21 de Septiembre de 2015.

**Fecha de finalización:** 25 de Septiembre de 2015.

#### **Materiales:**

Aula con la capacidad y comodidad adecuada:

- 10 computadoras con 2Gb de memoria RAM como mínimo, 20Gb de espacio en disco y con conexión a Internet. Preferentemente con Sist. Op. Ubuntu 14.04 o 12.04 o algún derivado de Debian y el IDE Eclipse para C y C++ (<http://www.eclipse.org>).



- Placas de desarrollo Beaglebone Black, uno por cada computadora, incluyendo dos cables USB-A a mini USB-B.
- Pizarra.
- Cañón para proyección con conector VGA.

#### **Bibliografía:**

- Pro Linux Embedded Systems, Gene Sally, Apress (978-1-4302-7227-4) (2010)
- Building Embedded Linux Systems, Karim Yaghmour, O'Reilly (978-0-596-52968-0) (2008)
- Exploring Beaglebone, Derek Mollo Y, Willey (978-1-118-93512-5-53500) (2015)
- Porting and BSP Customization of Linux on ARM Platform (<http://www.ijcaonline.org/archives/volume80/number15/139>)
- <http://beagleboard.org/>
- <http://free-electrons.com>

#### **4) Introducción a los Dispositivos Lógicos Programables (FPGAs y HDLs)**

##### *Diseño digital con lógica programable*

**Fundamentos:** El curso se organiza en el marco de una serie de actividades de la Red Universitaria de Sistemas Embebidos (RUSE) del CONFEDI. Es una actividad orientada a docentes universitarios de todo el país cuyo principal objetivo es que puedan incorporar en su formación los nuevos paradigmas de la electrónica digital programable por hardware.

Hoy en día el ingeniero electrónico o ingeniero en computación debe enfrentar el mercado con capacidades de diseño de sistemas digitales cada vez más complejos, de especificaciones variables, de menor costo y reducidos tiempos de desarrollo. El ingeniero, por lo tanto, debe conocer dispositivos lógicos modernos, herramientas flexibles de desarrollo, la posibilidad de actualización de diseños y la disminución de los costos de la validación del producto final. Esto se consigue en el ámbito digital empleando sistemas basados en microprocesadores y/o lógica programable mediante el uso de una plataforma de diseño que brinde una solución universal.

**Objetivo:** Llevar a cabo pequeñas implementaciones en lenguajes de descripción de hardware recorriendo el flujo de diseño desde la especificación de un comportamiento hasta la simulación e instanciación en un arreglo de compuertas lógicas programables en campo (FPGA). Obtener un firme entendimiento de la arquitectura de dispositivos FPGA.

**Dirigido a:** Docentes del área de las ciencias exactas preferentemente (no excluyente) ing. electrónicos, eléctricos y en computación.

Profesionales del área de las ciencias exactas.

#### **Profesor:**

Ing. Lucio José Martínez Garbino.

Profesor Adjunto Técnicas Digitales I

Profesor Adjunto Procesamiento Digital de Señales en Tiempo Real

Dpto. de Electrónica - Facultad Regional Buenos Aires, Universidad Tecnológica Nacional.

Profesor Adjunto Sistemas en Tiempo Real

Profesor Adjunto Procesamiento Digital de Señales en Tiempo Real

Dpto. de Tecnología de la Información - Facultad de Ingeniería, Universidad Favaloro.



**Condiciones de admisión:** Conocimientos previos en Electrónica digital: Sistemas de numeración, Familias lógicas, Algebra de Boole, Análisis y diseño de Sistemas Combinacionales y Secuenciales Sincrónicos. Dispositivos SSI, MSI, LSI.

**Número de inscriptos:** Mínimo 8 y hasta 25 alumnos.

**Contenidos mínimos:**

1. Introducción a FPGA.
  1. Evolución y clasificación de los dispositivos lógicos programables.
  2. Circuitos configurables CPLD y FPGA.
  3. Arquitectura de una FPGA.
  4. FPGA disponibles comercialmente
  5. Tecnologías de Programación
  6. Flujo de Diseño
2. Fundamentos de VHDL.
  1. Entidades y arquitecturas.
  2. Elementos del Lenguaje
  3. Descripciones RTL
3. Elementos de VHDL
  1. Tipo y subtipos de datos.
  2. Operadores y atributos básicos.
  3. Instanciación de componentes
  4. Diseño jerárquico
  5. Síntesis y Simulación.
4. VHDL concurrente y secuencial.
  1. Operaciones lógicas
  2. Código concurrente. When/else, select, generate
  3. Código secuencial. Procesos. Sentencias secuenciales If, wait, case, loop.
  4. Constantes, señales y variables. Diferencias.
  5. Ejemplos integradores.
5. VHDL y Síntesis
  1. Inferencia de elementos básicos (Flip-flop, Mux, Deco, etc.)
  2. Inferencia de elementos avanzados (Memoria RAM, memoria ROM, FIFO, etc.)
  3. Diagrama de flujo de diseño y opciones tecnológicas
  4. Technology Mapping, Place-Route.
  5. User Constraint File
  6. Herramienta ISE: Project Navigator, Xilinx Synthesis Tool - XST
  7. Análisis de reportes.
6. VHDL y Simulación
  1. Bancos de Prueba
  2. Simulación funcional
  3. Simulación post-síntesis y post-layout
  4. Herramienta: ISim



**Duración:** 40 horas.

**Fecha de inicio:** 21 de septiembre del 2015

**Fecha de finalización:** 25 de septiembre del 2015

**Materiales:**

- Aula con la capacidad y comodidad adecuada:
- preferentemente con 20 computadoras estándares
  - Pizarrón
  - Proyector
  - Placas de Desarrollo de FPGA

**Bibliografía:**

Fundamentals of Digital Logic with VHDL Design  
ISBN-13: 978-0077221430 ISBN-10: 0077221435 (3ra edición)  
Autores: S. Brown, Z. Vranesic  
Editorial: McGraw-Hill

Digital Design: Principles and Practices  
ISBN-13: 978-0131863897 ISBN-10: 0131863894 (4ta edición)  
Autor: J. F. Wakerly  
Editorial: Prentice-Hall

RTL Hardware Design Using VHDL: Coding for Efficiency, Portability, and Scalability  
ISBN: 978-0-471-72092-8  
Autor: Pong P. Chu  
Editorial: Wiley-IEEE Press

Application-Specific Integrated Circuits  
ISBN-13: 978-0201500226 ISBN-10: 0201500221  
Autor: Michael J. S. Smith  
Editorial: Addison Wesley

Digital Signal Processing with Field Programmable Gate Arrays  
Autor: U. Meyer-Baese  
ISBN-13: 978-3642453083 ISBN-10: 3642453082 (4ta edición)  
Editorial: Springer

VHDL 2008: Just the New Stuff  
Autores: P. J. Ashenden, J. Lewis  
ISBN-13: 000-0123742498 ISBN-10: 0123742498 (1ra edición)  
Editorial: Morgan Kaufmann

FPGA Prototyping by VHDL Examples: Xilinx Spartan-3  
ISBN-13: 978-0470185315 ISBN-10: 0470185317 (1ra edición)  
Autor: Pong P. Chu





Asociación Civil para la Investigación,  
Promoción y Desarrollo de los  
Sistemas Electrónicos Embebidos

Quinta Escuela para la Enseñanza de Sistemas Embebidos  
Horco Molle – Yerba Buena – Tucumán 2015

Editorial: Wiley-Interscience

Circuit Design and Simulation with VHDL

Autor: V. A. Pedroni

ISBN-13: 978-0262014335 ISBN-10: 0262014335 (2da edición)

Editorial: The MIT Press

### **5) Workshop: Programando la CIAA como un PLC: Introducción a IDE4PLC sobre la EDU-CIAA.**

Instalación del software IDE4PLC. Programación de la EDU-CIAA en lenguaje ladder.

## **SOBRE LOS COSTOS**

### **A) COSTO POR PERSONA POR DÍA PARA NO RESIDENTES:**

**\$500** por persona por día que incluye alojamiento, desayuno, almuerzo, cena, asado de camaradería, servicio de mucama, 2 coffebreak y uso de 4 espacios áulicos.

**\$800 para asistentes de empresas no residentes**, por persona por día que incluye alojamiento, desayuno, almuerzo, cena, asado de camaradería, servicio de mucama, 2 coffebreak y curso y/o workshop seleccionado.

**Sobre el Alojamiento:** Desayuno y ropa blanca. Habitaciones cuádruples.

### **B) COSTO POR PERSONA POR DÍA PARA RESIDENTES:**

**\$270** para residentes, por persona por día. No se incluyen ni el alojamiento ni el desayuno ni la cena diaria, sí el asado de camaradería, los 2 coffebreak y curso seleccionado.

**\$400 para asistentes de empresas residentes**, por persona por día que incluye alojamiento, desayuno, almuerzo, cena, asado de camaradería, servicio de mucama, 2 coffebreak y curso y/o workshop seleccionado.

### **C) COSTO DEL WORKSHOP**

**\$150** sólo para los participantes que no se inscriben en otro curso.

**Sin cargo** para los participantes que toman además uno de los 4 cursos restantes.

## **INSTRUCTIVO DE PAGO**

Descargar el instructivo de pago del link:



Facultad de Ciencias Exactas y Tecnología UNT



Facultad Regional Tucumán UTN



Asociación Civil para la Investigación,  
Promoción y Desarrollo de los  
Sistemas Electrónicos Embebidos

Quinta Escuela para la Enseñanza de Sistemas Embebidos  
Horco Molle – Yerba Buena – Tucumán 2015

<https://www.dropbox.com/s/vl9cvhoqqr2eu0f/InstructivoPago.pdf?dl=0>



## SOBRE EL SERVICIO DE CATERING

	21 de Setiembre Lunes	22 de Setiembre Martes	23 de Setiembre Miércoles	24 de Setiembre Jueves	25 de Setiembre Viernes
Desayuno 8:30hs	Café/leche, Té, Mate, Tostadas o 2 tortillas con manteca y mermelada	Café/leche, Té, Mate, Tostadas o 2 tortillas con manteca y mermelada	Café/leche, Té, Mate, Tostadas o 2 tortillas con manteca y mermelada	Café/leche, Té, Mate, Tostadas o 2 tortillas con manteca y mermelada	Café/leche, Té, Mate, Tostadas o 2 tortillas con manteca y mermelada
Coffe Break 10:30hs	Café, Té, Mate, galletas dulces y saladas, palmeras	Café, Té, Mate, galletas dulces y saladas, palmeras	Café, Té, Mate, galletas dulces y saladas, palmeras	Café, Té, Mate, galletas dulces y saladas, palmeras	Café, Té, Mate, galletas dulces y saladas, palmeras
Almuerzo 13:30hs	Pollo al horno con papas; helado	Milanesa napolitana con papas fritas; helado.	Pollo a la parrilla con ensalada; flan con dulce de leche	Tartas varios sabores, ensalada de fruta	Suprema napolitana con puré; flan con dulce de leche
Coffe Break 16:30hs	Café, Té, Mate, galletas dulces y saladas, palmeras	Café, Té, Mate, galletas dulces y saladas, palmeras	Café, Té, Mate, galletas dulces y saladas, palmeras	Café, Té, Mate, galletas dulces y saladas, palmeras	Café, Té, Mate, galletas dulces y saladas, palmeras
Cena 21:30hs	Ravioles/salsa bolognesa; ensalada de frutas	Tallarines con salsa filetto; durazno con crema	22:00hs: Dos empanadas, Locro suave, postre Regionales	<b>ASADO DE CAMARADERIA LA ROSADITA</b> Dos empanadas asado, chorizos morcilla; postre copa helada	Carne al horno con papas a la crema; helado

### **Bebidas sin alcohol incluidas en el almuerzo y cena**

Nota: Las personas que deseen consumir bebidas alcohólicas deberán prever su adquisición previa al ingreso de la Residencia ya que no se cuenta con proveeduría a corta distancia.

**Cena Domingo 20 de setiembre:** Para aquellas personas que ingresen a la Residencia el día domingo 20 de setiembre se prevé la cena a las 21hs con costo adicional.

### **Asado de camaradería:**

Jueves 24 de Setiembre, 21: 30hs en "LA ROSADITA" – Residencia Universitaria de Horco Molle.



Asociación Civil para la Investigación,  
Promoción y Desarrollo de los  
Sistemas Electrónicos Embebidos

Quinta Escuela para la Enseñanza de Sistemas Embebidos  
Horco Molle – Yerba Buena – Tucumán 2015



Foto panorámica de La Rosadita

**Correo de Contacto:**

**María de los Angeles Gómez López**

[mgomezlopez@herrera.unt.edu.ar](mailto:mgomezlopez@herrera.unt.edu.ar)

**Integrantes del Comité Organizador**

MSc. Ing. Daniel Cohen

Ing. Miguel Estevez

Ing. Carlos Sueldo

Mg. Ing. María de los Angeles Gómez López

Ing. Luis de la Zerda

Ing. Ana María Frenzel

Ing. Jorge Buabud

Ing. Rubén Egea

Ing. Fernando Araujo